



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2003204237 A**(43) Date of publication of application: **18.07.03**

(51) Int. Cl.

H03H 7/40
H05H 1/46
(21) Application number: **2002248468**(22) Date of filing: **28.08.02**(30) Priority: **05.11.01 JP 2001339491**(71) Applicant: **DAIHEN CORP**(72) Inventor: **KOTANI HIROYUKI**(54) **IMPEDANCE MATCHING DEVICE**

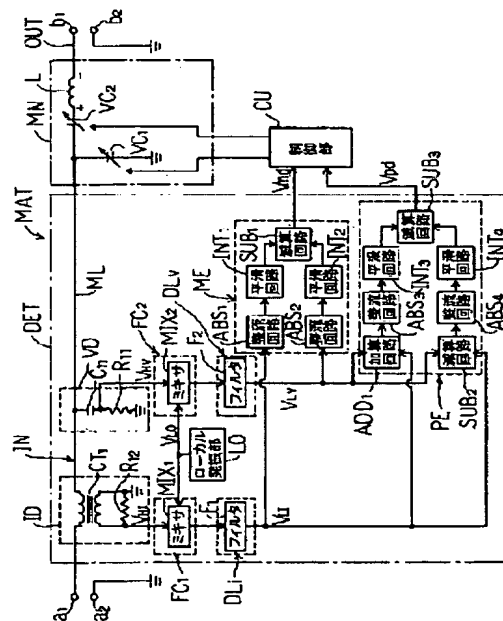
(57) Abstract:

PROBLEM TO BE SOLVED: To provide an impedance matching device in which impedance matching can be automatically performed even when the waveforms of a current and a voltage are distorted by containing a frequency component different from a basic frequency in the current and the voltage detected in an input part.

SOLUTION: A current detecting signal V_{HI} and a voltage detecting signal V_{HV} outputted by a detection part DET provided in the input part are inputted to mixers MIX_1 and MIX_2 together with a signal V_{LO} having a local frequency and passed through filters F_1 and F_2 later to be converted to a current detecting signal V_{LI} and a voltage detecting signal V_{LV} of a sine waveform having no waveform distortion. An impedance difference signal V_{md} and a phase difference signal V_{pd} generated by inputting the current detecting signal V_{LI} and the voltage detecting signal V_{LV} to an impedance difference signal generating part ME and a phase difference signal generating part PE are inputted to a control part CU to control the variable impedance element of a matching

part MN.

COPYRIGHT: (C)2003,JPO



(51) Int.Cl.⁷

識別記号

F I

ターミナル (参考)

H 0 3 H 7/40

H 0 3 H 7/40

H 0 5 H 1/46

H 0 5 H 1/46

R

審査請求 未請求 請求項の数18 O L (全 25 頁)

(21) 出願番号 特願2002-248468 (P2002-248468)

(22) 出願日 平成14年8月28日 (2002.8.28)

(31) 優先権主張番号 特願2001-339491 (P2001-339491)

(32) 優先日 平成13年11月5日 (2001.11.5)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000000262

株式会社ダイヘン

大阪府大阪市淀川区田川2丁目1番11号

(72) 発明者 小谷 弘幸

大阪府大阪市淀川区田川2丁目1番11号

株式会社ダイヘン内

(74) 代理人 100073450

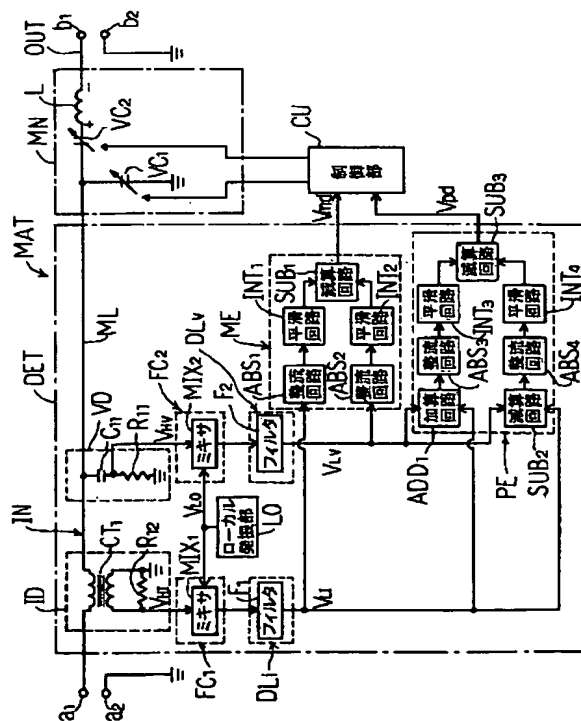
弁理士 松本 英俊

(54) 【発明の名称】 インピーダンス整合装置

(57) 【要約】

【課題】入力部で検出した電流及び電圧に基本周波数と異なる周波数成分が含まれるために電流及び電圧の波形が歪んでいる場合でも、インピーダンス整合を自動的に行うことができるインピーダンス整合装置を提供する。

【解決手段】入力部に設けた検出部DETが出力する電流検出信号VHI及び電圧検出信号VHVをローカル周波数を有する信号VLOとともにミキサMIX1及びMIX2に入力した後フィルタF1及びF2を通すことにより、波形歪みがない正弦波の電流検出信号VLI及び電圧検出信号VLVに変換する。電流検出信号VLI及び電圧検出信号VLVをインピーダンス差信号発生部MEと位相差信号発生部PEとに入力することにより発生させたインピーダンス差信号Vmdと位相差信号Vpdとを制御部CUに入力して整合部MNの可変インピーダンス素子を制御する。



【特許請求の範囲】

【請求項 1】 高周波電源の出力が入力される入力部と、前記高周波電源が電力を供給する負荷が接続される出力部と、前記入力部を流れる高周波電流と前記入力部に入力される高周波電圧とを検出して前記入力部から前記高周波電源側を見た電源側インピーダンスと前記入力部から前記負荷側を見た負荷側インピーダンスとの差をインピーダンス差として検出し、前記高周波電圧と前記高周波電流との位相差を検出する検出部と、前記電源側インピーダンスと負荷側インピーダンスとを整合させる際に調節される可変インピーダンス素子を有する整合部と、前記高周波電源の出力周波数を基本周波数として該基本周波数に対して前記負荷側インピーダンスを前記電源側インピーダンスに整合させるべく前記検出部により検出されたインピーダンス差及び位相差に応じて前記整合部の可変インピーダンス素子を自動制御する制御部とを備えたインピーダンス整合装置において、

前記検出部は、前記入力部を流れる高周波電流及び前記入力部に入力される高周波電圧をそれぞれ検出して高周波電流検出信号及び高周波電圧検出信号をそれぞれ出力する電流検出部及び電圧検出部と、入力信号を該入力信号と異なる周波数を有するローカル信号と混合する周波数変換処理を少なくとも 1 回行って前記高周波電流検出信号を前記基本周波数よりも周波数が低い低周波電流成分を含む信号に変換する第 1 の周波数変換部と、入力信号を該入力信号と異なる周波数を有するローカル信号と混合する周波数変換処理を少なくとも 1 回行って前記高周波電圧検出信号を前記低周波電流成分と周波数が等しい低周波電圧成分を含む信号に変換する第 2 の周波数変換部と、前記第 1 の周波数変換部の出力信号から前記低周波電流成分を検出する低周波電流成分検出手段と、前記第 2 の周波数変換部の出力から前記低周波電圧成分を検出する低周波電圧成分検出手段と、前記低周波電流成分と低周波電圧成分とから前記インピーダンス差を検出するインピーダンス差検出手段と、前記低周波電流成分と低周波電圧成分とから前記位相差を検出する位相差検出手段とを具備してなるインピーダンス整合装置。

【請求項 2】 高周波電源の出力が入力される入力部と、前記高周波電源が電力を供給する負荷が接続される出力部と、前記入力部を流れる高周波電流と前記入力部に入力される高周波電圧とを検出して前記入力部から前記高周波電源側を見た電源側インピーダンスと前記入力部から前記負荷側を見た負荷側インピーダンスとの差の情報を含むインピーダンス差信号及び前記高周波電圧と前記高周波電流との位相差の情報を含む位相差信号を発生する検出部と、前記電源側インピーダンスと負荷側インピーダンスとを整合させる際に調節される可変インピーダンス素子を有する整合部と、前記高周波電源の出力周波数を基本周波数として該基本周波数に対して前記負荷側インピーダンスを前記電源側インピーダンスに整合

させるべく前記インピーダンス差信号及び位相差信号に応じて前記整合部の可変インピーダンス素子を自動制御する制御部とを備えたインピーダンス整合装置において、

前記検出部は、前記入力部を流れる高周波電流及び前記入力部に入力される高周波電圧をそれぞれ検出して高周波電流検出信号及び高周波電圧検出信号を出力する電流検出部及び電圧検出部と、前記基本周波数と異なるローカル発振周波数を有するローカル信号を出力するローカル発振部と、前記高周波電流検出信号と前記ローカル信号とを混合して前記高周波電流検出信号を前記基本周波数と前記ローカル発振周波数との差に等しい周波数の低周波電流成分を含む信号に変換する第 1 の周波数変換部と、前記高周波電圧検出信号と前記ローカル信号とを混合して前記高周波電圧検出信号を前記低周波電流成分と周波数が等しい低周波電圧成分を含む信号に変換する第 2 の周波数変換部と、前記第 1 の周波数変換部の出力を入力として前記低周波電流成分に相当する低周波電流検出信号を出力する低周波電流成分検出手段と、前記第 2 の周波数変換部の出力を入力として前記低周波電圧成分に相当する低周波電圧検出信号を出力する低周波電圧成分検出手段と、前記低周波電流検出信号と低周波電圧検出信号とを入力として前記インピーダンス差信号を発生するインピーダンス差信号発生部と、前記低周波電流検出信号と低周波電圧検出信号とを入力として前記位相差信号を発生する位相差信号発生部とを具備してなるインピーダンス整合装置。

【請求項 3】 高周波電源の出力が入力される入力部と、前記高周波電源が電力を供給する負荷が接続される出力部と、前記入力部を流れる高周波電流と前記入力部に入力される高周波電圧とを検出して前記入力部から前記高周波電源側を見た電源側インピーダンスと前記入力部から前記負荷側を見た負荷側インピーダンスとの差の情報を含むインピーダンス差信号及び前記高周波電圧と前記高周波電流との位相差の情報を含む位相差信号を発生する検出部と、前記電源側インピーダンスと負荷側インピーダンスとを整合させる際に調節される可変インピーダンス素子を有する整合部と、前記高周波電源の出力周波数を基本周波数として該基本周波数に対して前記負荷側インピーダンスを前記電源側インピーダンスに整合させるべく前記インピーダンス差信号及び位相差信号に応じて前記整合部の可変インピーダンス素子を自動制御する制御部とを備えたインピーダンス整合装置において、

前記検出部は、前記入力部を流れる高周波電流及び前記入力部に入力される高周波電圧をそれぞれ検出して高周波電流検出信号及び高周波電圧検出信号を出力する電流検出部及び電圧検出部と、前記基本周波数と異なる第 1 のローカル発振周波数を有する第 1 のローカル信号を出力する第 1 のローカル発振部と、前記第 1 のローカル発

振周波数と異なる第2のローカル発振周波数を有する第2のローカル信号を出力する第2のローカル発振部と、前記高周波電流検出信号と前記第1のローカル信号とを入力として前記基本周波数と第1のローカル発振周波数との差に等しい周波数の中間周波電流成分を含む信号を出力する第1の電流検出信号用ミキサと前記第1の電流検出用ミキサの出力と前記第2のローカル信号とを入力として前記中間周波電流成分の周波数と前記第2のローカル発振周波数との差に等しい周波数の低周波電流成分を含む信号を出力する第2の電流検出用ミキサとを備えた第1の周波数変換部と、前記高周波電圧検出信号と第1のローカル信号とを入力として基本周波数と第1のローカル発振周波数との差に等しい周波数の中間周波電圧成分を含む信号を出力する第1の電圧検出信号用ミキサと前記第1の電圧検出用ミキサの出力と前記第2のローカル信号とを入力として前記中間周波電圧成分の周波数と前記第2のローカル発振周波数との差に等しい周波数の低周波電圧成分を含む信号を出力する第2の電圧検出用ミキサとを備えた第2の周波数変換部と、前記第1の周波数変換部の出力を入力として前記低周波電流成分に相当する低周波電流検出信号を発生する低周波電流成分検出手段と、前記第2の周波数変換部の出力を入力として前記低周波電圧成分に相当する低周波電圧検出信号を発生する低周波電圧成分検出手段と、前記低周波電流検出信号と低周波電圧検出信号とを入力として前記インピーダンス差信号を発生するインピーダンス差信号発生部と、前記低周波電流検出信号と低周波電圧検出信号とを入力として前記位相差信号を発生する位相差信号発生部とを具備してなるインピーダンス整合装置。

【請求項4】 前記入力部を流れる高周波電流と前記入力部に入力される高周波電圧との間の位相差と、前記低周波電流成分と低周波電圧成分との間の位相差との間に 90° の差を生じさせるように電流及び（または）電圧の位相をシフトさせる位相シフト手段が、前記電流検出部、電圧検出部、前記第1の周波数変換部及び第2の周波数変換部の少なくとも一部に設けられ、前記インピーダンス差信号発生部は、前記低周波電流検出信号及び低周波電圧検出信号をそれぞれ整流して平滑する第1及び第2の整流平滑回路と、前記第1及び第2の整流平滑回路の出力の差に相当する信号を前記インピーダンス差信号として出力するインピーダンス差信号発生用減算回路とを備えてなる請求項2または3に記載のインピーダンス整合装置。

【請求項5】 前記入力部を流れる高周波電流と前記入力部に入力される高周波電圧との間の位相差と、前記低周波電流成分と低周波電圧成分との間の位相差との間に 90° の差を生じさせるように電流及び（または）電圧の位相をシフトさせる位相シフト手段が、前記電流検出部、電圧検出部、前記第1の周波数変換部及び第2の周波数変換部の少なくとも一部に設けられ、

前記位相差信号発生部は、前記低周波電流検出信号と低周波電圧検出信号との和に相当する信号を出力する加算回路と、前記低周波電流検出信号と低周波電圧検出信号との差に相当する信号を出力する低周波電流・電圧検出信号差演算用減算回路と、前記加算回路の出力を整流して平滑する第3の整流平滑回路と、前記低周波電流・電圧検出信号差演算用減算回路の出力を整流し平滑する第4の整流平滑回路と、前記第3の整流平滑回路の出力と第4の整流平滑回路の出力との差に相当する信号を前記位相差信号として出力する位相差信号発生用減算回路とを備えてなる請求項2、3または4に記載のインピーダンス整合装置。

【請求項6】 前記電圧検出部は、入力される高周波電圧と前記高周波電圧検出信号との間に 90° の位相差を生じさせるように構成され、

前記インピーダンス差信号発生部は、前記低周波電流検出信号及び低周波電圧検出信号をそれぞれ整流して平滑する第1及び第2の整流平滑回路と、前記第1及び第2の整流平滑回路の出力の差に相当する信号を前記インピーダンス差信号として出力するインピーダンス差信号発生用減算回路とを備え、

前記位相差信号発生部は、前記低周波電流検出信号と低周波電圧検出信号との和に相当する信号を出力する加算回路と、前記低周波電流検出信号と低周波電圧検出信号との差に相当する信号を出力する低周波電流・電圧検出信号差演算用減算回路と、前記加算回路の出力を整流して平滑する第3の整流平滑回路と、前記低周波電流・電圧検出信号差演算用減算回路の出力を整流し平滑する第4の整流平滑回路と、前記第3の整流平滑回路の出力と第4の整流平滑回路の出力との差に相当する信号を前記位相差信号として出力する位相差信号発生用減算回路とを備えてなる請求項2または3に記載のインピーダンス整合装置。

【請求項7】 前記電流検出部は、入力される高周波電流と前記高周波電流検出信号との間に 90° の位相差を生じさせるように構成され、

前記インピーダンス差信号発生部は、前記低周波電流検出信号及び低周波電圧検出信号をそれぞれ整流して平滑する第1及び第2の整流平滑回路と、前記第1及び第2の整流平滑回路の出力の差に相当する信号を前記インピーダンス差信号として出力するインピーダンス差信号発生用減算回路とを備え、

前記位相差信号発生部は、前記低周波電流検出信号と低周波電圧検出信号との和に相当する信号を出力する加算回路と、前記低周波電流検出信号と低周波電圧検出信号との差に相当する信号を出力する低周波電流・電圧検出信号差演算用減算回路と、前記加算回路の出力を整流して平滑する第3の整流平滑回路と、前記低周波電流・電圧検出信号差演算用減算回路の出力を整流し平滑する第4の整流平滑回路と、前記第3の整流平滑回路の出力と



5

第4の整流平滑回路の出力との差に相当する信号を前記位相差信号として出力する位相差信号発生用減算回路とを備えてなる請求項2または3に記載のインピーダンス整合装置。

【請求項8】 前記電圧検出部と前記第2の周波数変換部との間に、前記電圧検出部が出力する電圧検出信号の位相を90°シフトして前記第2の周波数変換部に入力する位相シフト手段が設けられ、

前記インピーダンス差信号発生部は、前記低周波電流検出信号及び低周波電圧検出信号をそれぞれ整流して平滑する第1及び第2の整流平滑回路と、前記第1及び第2の整流平滑回路の出力の差に相当する信号を前記インピーダンス差信号として出力するインピーダンス差信号発生用減算回路とを備え、

前記位相差信号発生部は、前記低周波電流検出信号と低周波電圧検出信号との和に相当する信号を出力する加算回路と、前記低周波電流検出信号と低周波電圧検出信号との差に相当する信号を出力する低周波電流・電圧検出信号差演算用減算回路と、前記加算回路の出力を整流して平滑する第3の整流平滑回路と、前記低周波電流・電圧検出信号差演算用減算回路の出力を整流し平滑する第4の整流平滑回路と、前記第3の整流平滑回路の出力と第4の整流平滑回路の出力との差に相当する信号を前記位相差信号として出力する位相差信号発生用減算回路とを備えてなる請求項2または3に記載のインピーダンス整合装置。

【請求項9】 前記電流検出部と前記第1の周波数変換部との間に、前記電流検出部が出力する前記電流検出信号の位相を90°シフトして前記第1の周波数変換部に入力する位相シフト手段が設けられ、

前記インピーダンス差信号発生部は、前記低周波電流検出信号及び低周波電圧検出信号をそれぞれ整流して平滑する第1及び第2の整流平滑回路と、前記第1及び第2の整流平滑回路の出力の差に相当する信号を前記インピーダンス差信号として出力するインピーダンス差信号発生用減算回路とを備え、

前記位相差信号発生部は、前記低周波電流検出信号と低周波電圧検出信号との和に相当する信号を出力する加算回路と、前記低周波電流検出信号と低周波電圧検出信号との差に相当する信号を出力する低周波電流・電圧検出信号差演算用減算回路と、前記加算回路の出力を整流して平滑する第3の整流平滑回路と、前記低周波電流・電圧検出信号差演算用減算回路の出力を整流し平滑する第4の整流平滑回路と、前記第3の整流平滑回路の出力と第4の整流平滑回路の出力との差に相当する信号を前記位相差信号として出力する位相差信号発生用減算回路とを備えてなる請求項2または3に記載のインピーダンス整合装置。

【請求項10】 前記ローカル発振部と前記第2の周波数変換部との間に前記ローカル信号の位相を90°シフ

(4)



特開2003-204237

6

トして前記第2の周波数変換部に入力する位相シフト手段が設けられ、

前記インピーダンス差信号発生部は、前記低周波電流検出信号及び低周波電圧検出信号をそれぞれ整流して平滑する第1及び第2の整流平滑回路と、前記第1及び第2の整流平滑回路の出力の差に相当する信号を前記インピーダンス差信号として出力するインピーダンス差信号発生用減算回路とを備え、

前記位相差信号発生部は、前記低周波電流検出信号と低周波電圧検出信号との和に相当する信号を出力する加算回路と、前記低周波電流検出信号と低周波電圧検出信号との差に相当する信号を出力する低周波電流・電圧検出信号差演算用減算回路と、前記加算回路の出力を整流して平滑する第3の整流平滑回路と、前記低周波電流・電圧検出信号差演算用減算回路の出力を整流し平滑する第4の整流平滑回路と、前記第3の整流平滑回路の出力と第4の整流平滑回路の出力との差に相当する信号を前記位相差信号として出力する位相差信号発生用減算回路とを備えてなる請求項2に記載のインピーダンス整合装置。

【請求項11】 前記ローカル発振部と前記第1の周波数変換部との間に前記ローカル信号の位相を90°シフトして前記第1の周波数変換部に入力する位相シフト手段が設けられ、

前記インピーダンス差信号発生部は、前記低周波電流検出信号及び低周波電圧検出信号をそれぞれ整流して平滑する第1及び第2の整流平滑回路と、前記第1及び第2の整流平滑回路の出力の差に相当する信号を前記インピーダンス差信号として出力するインピーダンス差信号発生用減算回路とを備え、

前記位相差信号発生部は、前記低周波電流検出信号と低周波電圧検出信号との和に相当する信号を出力する加算回路と、前記低周波電流検出信号と低周波電圧検出信号との差に相当する信号を出力する低周波電流・電圧検出信号差演算用減算回路と、前記加算回路の出力を整流して平滑する第3の整流平滑回路と、前記低周波電流・電圧検出信号差演算用減算回路の出力を整流し平滑する第4の整流平滑回路と、前記第3の整流平滑回路の出力と第4の整流平滑回路の出力との差に相当する信号を前記位相差信号として出力する位相差信号発生用減算回路とを備えてなる請求項2に記載のインピーダンス整合装置。

【請求項12】 前記低周波電圧成分検出手段は、前記第2の周波数変換部の出力に含まれる前記低周波電圧成分の位相を90°シフトした信号を前記低周波電圧検出信号として出力するように構成され、

前記インピーダンス差信号発生部は、前記低周波電流検出信号及び低周波電圧検出信号をそれぞれ整流して平滑する第1及び第2の整流平滑回路と、前記第1及び第2の整流平滑回路の出力の差に相当する信号を前記イン

ーダンス差信号として出力するインピーダンス差信号発生用減算回路とを備え、

前記位相差信号発生部は、前記低周波電流検出信号と低周波電圧検出信号との和に相当する信号を出力する加算回路と、前記低周波電流検出信号と低周波電圧検出信号との差に相当する信号を出力する低周波電流・電圧検出信号差演算用減算回路と、前記加算回路の出力を整流して平滑する第3の整流平滑回路と、前記低周波電流・電圧検出信号差演算用減算回路の出力を整流し平滑する第4の整流平滑回路と、前記第3の整流平滑回路の出力と第4の整流平滑回路の出力との差に相当する信号を前記位相差信号として出力する位相差信号発生用減算回路とを備えてなる請求項2または3に記載のインピーダンス整合装置。

【請求項13】 前記低周波電流成分検出手段は、前記第1の周波数変換部の出力に含まれる前記低周波電流成分の位相を 90° シフトした信号を前記低周波電流検出信号として出力する位相シフト手段とを備え、

前記インピーダンス差信号発生部は、前記低周波電流検出信号及び低周波電圧検出信号をそれぞれ整流して平滑する第1及び第2の整流平滑回路と、前記第1及び第2の整流平滑回路の出力の差に相当する信号を前記インピーダンス差信号として出力するインピーダンス差信号発生用減算回路とを備え、

前記位相差信号発生部は、前記低周波電流検出信号と低周波電圧検出信号との和に相当する信号を出力する加算回路と、前記低周波電流検出信号と低周波電圧検出信号との差に相当する信号を出力する低周波電流・電圧検出信号差演算用減算回路と、前記加算回路の出力を整流して平滑する第3の整流平滑回路と、前記低周波電流・電圧検出信号差演算用減算回路の出力を整流し平滑する第4の整流平滑回路と、前記第3の整流平滑回路の出力と第4の整流平滑回路の出力との差に相当する信号を前記位相差信号として出力する位相差信号発生用減算回路とを備えてなる請求項2または3に記載のインピーダンス整合装置。

【請求項14】 前記ローカル発振部から第1の周波数変換部に入力されるローカル信号の位相を α° 進める第1の位相シフト手段が前記ローカル発振部と前記第1の周波数変換部との間に挿入されるとともに、前記ローカル発振部から第2の周波数変換部に入力されるローカル信号の位相を $90^\circ - \alpha^\circ$ 遅らせる第2の位相シフト手段が前記ローカル発振部と前記第2の周波数変換部との間に挿入され、

前記インピーダンス差信号発生部は、前記低周波電流検出信号及び低周波電圧検出信号をそれぞれ整流して平滑する第1及び第2の整流平滑回路と、前記第1及び第2の整流平滑回路の出力の差に相当する信号を前記インピーダンス差信号として出力するインピーダンス差信号発生用減算回路とを備え、

(5)

前記位相差信号発生部は、前記低周波電流検出信号と低周波電圧検出信号との和に相当する信号を出力する加算回路と、前記低周波電流検出信号と低周波電圧検出信号との差に相当する信号を出力する低周波電流・電圧検出信号差演算用減算回路と、前記加算回路の出力を整流して平滑する第3の整流平滑回路と、前記低周波電流・電圧検出信号差演算用減算回路の出力を整流し平滑する第4の整流平滑回路と、前記第3の整流平滑回路の出力と第4の整流平滑回路の出力との差に相当する信号を前記位相差信号として出力する位相差信号発生用減算回路とを備えてなる請求項2または3に記載のインピーダンス整合装置。

【請求項15】 前記ローカル発振部から第1の周波数変換部に入力されるローカル信号の位相を α° 遅らせる第1の位相シフト手段が前記ローカル発振部と前記第1の周波数変換部との間に挿入されるとともに、前記ローカル発振部から第2の周波数変換部に入力されるローカル信号の位相を $90^\circ - \alpha^\circ$ 進める第2の位相シフト手段が前記ローカル発振部と前記第2の周波数変換部との間に挿入され、

前記インピーダンス差信号発生部は、前記低周波電流検出信号及び低周波電圧検出信号をそれぞれ整流して平滑する第1及び第2の整流平滑回路と、前記第1及び第2の整流平滑回路の出力の差に相当する信号を前記インピーダンス差信号として出力するインピーダンス差信号発生用減算回路とを備え、

前記位相差信号発生部は、前記低周波電流検出信号と低周波電圧検出信号との和に相当する信号を出力する加算回路と、前記低周波電流検出信号と低周波電圧検出信号との差に相当する信号を出力する低周波電流・電圧検出信号差演算用減算回路と、前記加算回路の出力を整流して平滑する第3の整流平滑回路と、前記低周波電流・電圧検出信号差演算用減算回路の出力を整流し平滑する第4の整流平滑回路と、前記第3の整流平滑回路の出力と第4の整流平滑回路の出力との差に相当する信号を前記位相差信号として出力する位相差信号発生用減算回路とを備えてなる請求項2に記載のインピーダンス整合装置。

【請求項16】 前記低周波電流成分検出手段は、前記第1の周波数変換部の出力に含まれる低周波電流成分に相当する信号の位相を α° 進めた信号を前記低周波電流検出信号として出力するように構成され、前記低周波電圧検出手段は前記第2の周波数変換部の出力に含まれる低周波電圧成分に相当する信号の位相を $90^\circ - \alpha^\circ$ 遅らせた信号を前記低周波電圧検出信号として出力するように構成され、

前記インピーダンス差信号発生部は、前記低周波電流検出信号及び低周波電圧検出信号をそれぞれ整流して平滑する第1及び第2の整流平滑回路と、前記第1及び第2の整流平滑回路の出力の差に相当する信号を前記インピ



9

ーダンス差信号として出力するインピーダンス差信号発生用減算回路とを備え、

前記位相差信号発生部は、前記低周波電流検出信号と低周波電圧検出信号との和に相当する信号を出力する加算回路と、前記低周波電流検出信号と低周波電圧検出信号との差に相当する信号を出力する低周波電流・電圧検出信号差演算用減算回路と、前記加算回路の出力を整流して平滑する第3の整流平滑回路と、前記低周波電流・電圧検出信号差演算用減算回路の出力を整流し平滑する第4の整流平滑回路と、前記第3の整流平滑回路の出力と第4の整流平滑回路の出力との差に相当する信号を前記位相差信号として出力する位相差信号発生用減算回路とを備えてなる請求項2または3に記載のインピーダンス整合装置。

【請求項17】 前記低周波電流成分検出手段は、前記第1の周波数変換部の出力に含まれる低周波電流成分に相当する信号の位相を α° 遅らせた信号を前記低周波電流検出信号として出力するように構成され、前記低周波電圧検出手段は前記第2の周波数変換部の出力に含まれる低周波電圧成分に相当する信号の位相を $90^\circ - \alpha^\circ$ 進ませた信号を前記低周波電圧検出信号として出力するように構成され、

前記インピーダンス差信号発生部は、前記低周波電流検出信号及び低周波電圧検出信号をそれぞれ整流して平滑する第1及び第2の整流平滑回路と、前記第1及び第2の整流平滑回路の出力の差に相当する信号を前記インピーダンス差信号として出力するインピーダンス差信号発生用減算回路とを備え、

前記位相差信号発生部は、前記低周波電流検出信号と低周波電圧検出信号との和に相当する信号を出力する加算回路と、前記低周波電流検出信号と低周波電圧検出信号との差に相当する信号を出力する低周波電流・電圧検出信号差演算用減算回路と、前記加算回路の出力を整流して平滑する第3の整流平滑回路と、前記低周波電流・電圧検出信号差演算用減算回路の出力を整流し平滑する第4の整流平滑回路と、前記第3の整流平滑回路の出力と第4の整流平滑回路の出力との差に相当する信号を前記位相差信号として出力する位相差信号発生用減算回路とを備えてなる請求項2または3に記載のインピーダンス整合装置。

【請求項18】 前記高周波電源の出力周波数が数百kHzないし数百MHzの範囲に含まれる一定値に設定されるときに、前記低周波電流成分及び低周波電圧成分の周波数が $0.1 \text{ [kHz]} \sim 500 \text{ [kHz]}$ の範囲の一定値に等しくなるように前記ローカル発振周波数が設定される請求項2ないし17のいずれか1つに記載のインピーダンス整合装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、高周波電源から高

(6)



特開2003-204237

10

周波電力が与えられる負荷のインピーダンスを高周波電源の出力インピーダンスに整合させるインピーダンス整合装置に関し、特に負荷がプラズマ処理装置である場合に好適なインピーダンス整合装置に関するものである。

【0002】

【従来の技術】 高周波電源からプラズマ処理装置等の負荷に高周波電力を供給する場合には、高周波電源の出力インピーダンスと負荷のインピーダンスとを整合させるため、図16に示すように、高周波電源GENと負荷LOADとの間にインピーダンス整合装置MATを設けている。

【0003】 一般にこの種のインピーダンス整合装置MATは、図16に見られるように、高周波電源GENの出力コネクタにつながるケーブルが接続されるコネクタaを有する入力部INと、高周波電源が電力を供給する負荷LOADが接続されるコネクタbを有する出力部OUTと、入力部INに設けられた検出部DETと、入力部INと出力部OUTとの間に設けられた整合部MNと、検出部DETから得られる信号に応じて整合部MNを制御する制御部CUとを備えている。

【0004】 検出部DETは、入力部INに入力された高周波電圧と入力部INを流れる高周波電流とを検出して、入力部から高周波電源GEN側を見た電源側インピーダンスと入力部INから負荷側を見た負荷側インピーダンスとの差（インピーダンス差）に相当するインピーダンス差信号と、高周波電圧と高周波電流との位相差に相当する位相差信号とを発生する。

【0005】 整合部MNは、可変コンデンサや可変インダクタ等の可変インピーダンス素子を備えたT型、 π 型、L型、逆L型などのインピーダンス整合回路と、ステップモータ等を駆動源として可変インピーダンス素子のインピーダンス値を調整するための調節部を操作する操作機構とからなっている。図16に示した例では、整合部MNに設ける整合回路として、可変コンデンサからなる第1及び第2の可変インピーダンス素子VC1及びVC2と、インダクタLとを備えた逆L型の回路が用いられている。

【0006】 制御部CUは、上記インピーダンス差及び位相差を零にするように、検出部DETが発生するインピーダンス差信号及び位相差信号に応じて、整合部MNの可変インピーダンス素子VC1及びVC2をそれぞれ調節する操作機構を自動制御する。

【0007】 高周波電源GENは、通常同軸ケーブルを通してインピーダンス整合装置の入力部に接続されるため、その出力インピーダンスは 50Ω （純抵抗）である。そのため、この種のインピーダンス整合装置MATでは、その入力部INから負荷側をみたインピーダンスが 50Ω （純抵抗）になるように、整合部MNの可変インピーダンス素子VC1、VC2を自動制御している。

【0008】 従来のインピーダンス整合装置の具体的構

10

20

30

40

50

成例を図17に示し、図17に示したインピーダンス整合装置のインピーダンス差検出部及び位相差検出部の作用を説明するための回路図を図18に示した。

【0009】図17に示したインピーダンス整合装置では、入力部INの端部に同軸コネクタaが設けられていて、該コネクタの中心導体及び外側導体（接地側導体）がそれぞれ非接地側入力端子a1及び接地側入力端子a2となっている。また出力部OUTの端部には、負荷につながる同軸管が接続される同軸コネクタbが設けられ、該コネクタの中心導体及び外側導体がそれぞれ非接地側出力端子b1及び接地側出力端子b2となっている。また場合によっては、出力部OUTの端部がシールドされた銅板等の導体を通して負荷に接続されることもある。

【0010】検出部DETは、インピーダンス差検出部MDと、位相差検出部PDとにより構成されている。図示のインピーダンス差検出部MDは、高周波電源GENから入力部INに入力される高周波電圧を検出する電圧検出部VD1と、入力部INを通して流れる高周波電流を検出する電流検出部ID1と、電圧検出部VD1の出力と電流検出部ID1の出力とを入力として電源側インピーダンス（50Ω）と負荷側インピーダンスとの差（インピーダンス差）に相当する信号Vmdを出力するインピーダンス差信号発生部ME'とからなっている。

【0011】図示の電圧検出部VD1は、入力部INの非接地側端子a1につながる主ラインMLと接地間に接続されたコンデンサC11と抵抗R11との直列回路からなっている。抵抗R11の抵抗値は、コンデンサC11のインピーダンスよりも十分に小さく設定されているため、電圧検出部VD1から出力される電圧検出信号（抵抗R11の両端の電圧）Vva（図18参照）は、高周波電源GENから入力部INに与えられる高周波電圧（主ラインMLの対地電圧）に対して約90°位相が進んでいる。

【0012】電流検出部ID1は、一次コイルが主ラインMLに直列に接続されたカレントトランスCT1と、その二次負担としての抵抗R12とからなっていて、抵抗R12の両端から、主ラインを通して流れる電流と同相の電圧（電流検出信号）Viを出力する。

【0013】電圧検出部VD1から出力される電圧検出信号Vva及び電流検出部ID1から出力される電流検出信号Viはそれぞれ、ダイオードD11からなる整流回路及びダイオードD12からなる整流回路により整流された後、コンデンサC12、C14と抵抗R13とからなる平滑回路及びコンデンサC13、C15と抵抗R14とからなる平滑回路によりそれぞれ平滑されて、電圧検出信号Vva及び電流検出信号Viの大きさ（平均値）に相当するレベルを有する電圧検出信号Vva'及び電流検出信号Vi'に変換される。これらの電圧検出信号Vva'及び電流検出信号Vi'は、抵抗R15ないしR17とオペアンプ（演算増幅器）IC1とからなる加算回路ADDaに互いに逆

極性で入力される。加算回路ADDaは、電圧検出信号Vva'の絶対値と電流検出信号Vi'の絶対値との差 $|Vva'|-|Vi'|$ をインピーダンス差信号Vmdとして出力する。

【0014】この例では、ダイオードD11及びD12からなる整流回路と、コンデンサC12～C15及び抵抗R13、R14からなる平滑回路と、加算回路ADDaとにより、インピーダンス差信号発生回路ME'が構成されている。

【0015】図示のインピーダンス差検出部MDにおいては、インピーダンス整合装置MATの入力部INから負荷側をみたインピーダンスの大きさが電源側インピーダンスの大きさ（50Ω）に等しいときに、加算回路ADDaに入力される2つの信号Vva'及びVi'の絶対値が等しくなるように、コンデンサC11、抵抗R11、R12、コンデンサC12～C15及び抵抗R13～R16の定数が設定されている。したがって、加算回路ADDaが出力するインピーダンス差信号Vmd（ $=|Vva'|-|Vi'|$ ）は、負荷側インピーダンスの大きさが50Ωに等しいときに零ボルトになる。インピーダンス差信号Vmdはまた、負荷側インピーダンスの大きさと電源側インピーダンスの大きさ（50Ω）との間に差があるときに、両インピーダンスの差に相応した符号と大きさを示す。

【0016】一方位相差検出部PDは、高周波電源から入力部INに入力される高周波電圧を検出する電圧検出部VD2と、入力部INを通して流れる高周波電流を検出する電流検出部ID2と、電圧検出部VD2の出力と電流検出部ID2の出力とを入力として、高周波電圧と高周波電流との位相差に相応する位相差信号Vpdを発生する位相差信号発生部PE'とからなっている。

【0017】電圧検出部VD2は、コンデンサC21と抵抗R21との直列回路からなっていて、入力部INの主ラインMLと接地間に接続されている。抵抗R21の抵抗値はコンデンサC21のインピーダンスよりも十分に小さく設定されているため、抵抗R21の両端に得られる電圧検出信号は、高周波電圧に対して約90°位相が進んでいる。

【0018】電流検出部ID2は、一次コイルが主ラインMLに直列に接続されたカレントトランスCT2と、その二次コイルの両端に接続された抵抗R22及びR23の直列回路とからなっている。抵抗R22及びR23の抵抗値は等しく設定されていて、電圧検出部VD2の非接地側出力端子（抵抗R21とコンデンサC21との接続点）が抵抗R22とR23との接続点に接続され、電圧検出部VD2から得られる電圧検出信号Vvbが、抵抗R22及びR23のそれぞれの両端に得られる電流検出信号Vi1及びVi2に加算されている。

【0019】抵抗R21の両端に得られる電圧検出信号Vvbと抵抗R22の両端に得られる電流検出信号Vi1とのべ

クトル和に相当する信号電圧 V_1 が、ダイオード D_{21} からなる整流回路とコンデンサ C_{22} 、 C_{24} 及び抵抗 R_{24} からなる平滑回路とを通して、信号電圧 V_1 の大きさに相当するレベルを有する電圧 V_1' に変換される。この電圧 V_1' は、抵抗 $R_{26} \sim R_{28}$ とオペアンプ I_{C2} とからなる加算回路 ADD_b に入力される。また抵抗 R_{21} の両端に得られる電圧検出信号 V_{vb} と抵抗 R_{23} の両端に得られる電流検出信号 V_{i2} とのベクトル和に相当する信号電圧 V_2 が、ダイオード D_{22} からなる整流回路とコンデンサ C_{23} 、 C_{25} 及び抵抗 R_{25} からなる平滑回路とを通して信号電圧 V_2 の大きさに相当するレベルを有する電圧 V_2' に変換される。この電圧 V_2' は、加算回路 ADD_b に入力される。

【0020】上記整流回路及び平滑回路と、加算回路 ADD_b とにより、入力部 I_N で検出された高周波電圧と高周波電流との位相差に相当する位相差信号 V_{pd} を出力する位相差信号発生部 PE' が構成されている。

【0021】この位相差信号発生部 PE' においては、*

$$Z_{load} = V_{load} / I_{load}$$

この負荷側インピーダンスの大きさは、以下の式で与えられる。

$$|Z_{load}| = |V_{load}| / |I_{load}|$$

また電圧検出部 VD_1 及び電流検出部 ID_1 からそれぞれ得られる電圧検出信号 V_{va} 及び電流検出信号 V_i の大きさはそれぞれ $|V_{load}|$ 及び $|I_{load}|$ に比例し、整流平滑回路の出力側に得られる信号の大きさ $|V_{va}'|$ ★

$$|V_{va}'| / |V_i'| = K |Z_{load}|$$

前述のように、インピーダンス差検出部 MD においては、電源側インピーダンスと負荷側インピーダンスとの整合がとれていて、 $|Z_{load}| = 50 \Omega$ であるときに | ☆30

$$|V_{va}'| / |V_i'| = 1$$

$$V_{md} = |V_{va}'| - |V_i'| = 0$$

また $|Z_{load}| > 50 \Omega$ (電源側インピーダンス) のときには、(3) 式及び (4) 式より、 $|V_{va}'| / |V_i'| > 1$ ◆

$$V_{md} = |V_{va}'| - |V_i'| > 0$$

が成立する。

【0027】同様に、 $|Z_{load}| < 50 \Omega$ のときには、*

$$V_{md} = |V_{va}'| - |V_i'| < 0$$

が成立する。

【0028】即ち、インピーダンス差信号 V_{md} は、インピーダンスの整合がとれているときに 0 になり、負荷側インピーダンスの大きさが電源側インピーダンスの大きさよりも大きいとき、及び負荷側インピーダンスの大きさが電源側インピーダンスの大きさよりも小さいときにそれぞれ正及び負になる。

【0029】なおインピーダンス差検出部では、整合装置の入力部の高周波電圧と高周波電流の大きさが分かればよく、高周波電圧検出信号 V_{va} と高周波電流検出信号 V_i との位相差は何度であってもよい。入力部の高周波電圧と高周波電圧検出信号 V_{va} とは同相であっても

* 入力部 I_N で検出された高周波電圧と高周波電流との位相差が 0 のときに位相差信号 V_{pd} が 0 になるように回路定数が設定されている。位相差信号 V_{pd} は、高周波電圧と高周波電流の位相差が 0 でないときに、その位相差に相応した符号と大きさを示す。

【0022】ここで、図 18 及び図 19 ないし図 21 を参照して、上記インピーダンス差検出部 MD 及び位相差検出部 PD の作用を更に詳細に説明する。

【0023】(A) インピーダンス差検出部 MD

図 18 においては、図 17 のインピーダンス整合装置 MAT の入力部 I_N から負荷側を見たインピーダンスを Z_{load} としている。インピーダンス整合装置 MAT の入力部から負荷側を見た回路に印加されている電圧及び入力部から負荷側に流れる電流をそれぞれ V_{load} 及び I_{load} とすると、負荷側インピーダンス Z_{load} は、下記の式により表すことができる。

【0024】

$$\dots (1)$$

※ 【0025】

$$\dots (2)$$

★ 及び $|V_i'|$ はそれぞれ V_{va} 及び V_i の大きさに比例するため、 $|Z_{load}|$ は $|V_{va}'| / |V_i'|$ に比例する。即ち、比例定数を K とすると、

$$\dots (3)$$

☆ $V_{va}'| = |V_i'|$ となるように回路定数が設定されているため、整合時には以下の式が成立する。

【0026】

$$\dots (4)$$

$$\dots (5)$$

◆ $|i'| > 1$ になるため、

$$\dots (6)$$

* (3) 式及び (4) 式より、 $|V_{va}'| / |V_i'| < 1$ になるため、

$$\dots (7)$$

よい。したがって、図 17 において電圧検出部 VD_1 のコンデンサ C_{11} を抵抗器で置き換えて、入力部の高周波電圧と同相の高周波電圧検出信号を得るようにしてもよい。

【0030】(B) 位相差検出部 PD

位相差検出部 PD において、電圧 V_1 は、高周波電圧検出信号 V_{vb} と抵抗器 R_{22} の両端に得られる電流検出信号 V_{i1} とをベクトル合成した電圧であり、電圧 V_2 は、高周波電圧検出信号 V_{vb} と抵抗器 R_{23} の両端に得られる電流検出信号 V_{i2} とをベクトル合成した電圧である。前述のように、コンデンサ C_{21} のインピーダンスの大きさが抵抗器 R_{21} の抵抗値に比べて十分に大きく設定されてい

るため、高周波電圧検出信号 V_{vb} は入力部 I_N の電圧 V_{load} に対して 90° 位相が進んでいる。一方、抵抗器 R_{22} の両端に得られる電流検出信号 V_{i1} は、入力部 I_N を流れる電流 I_{load} と同相であり、抵抗器 R_{23} の両端に得られる電流検出信号 V_{i2} は入力部 I_N を流れる電流 I_{load} と逆位相である。図 18 の $V1'$ 及び $V2'$ はそれぞれ電圧 $V1$ 及び $V2$ を整流平滑して得た電圧であり、電圧 $V1$ 及び $V2$ の大きさ（平均値）である。位相差検出部は、負荷側インピーダンスが純抵抗（ 50Ω ）のとき、誘導性であるとき、及び容量性であるときにそれぞれ下記の B-1～B-3 のように位相差検出信号 V_{pd} を出力する。

【0031】（B-1）負荷側インピーダンスが純抵抗であるとき
位相差検出部 PD においては、負荷側インピーダンス Z_{load} が 50Ω （純抵抗）である（ $Z_{load}=50+j0$ [Ω]）ときに、ベクトル合成電圧 $V1$ の大きさと $V2$ *

$$|V1'| - |V2'| = 0 \\ V_{pd} = |V1'| - |V2'| = 0$$

このように、整合装置 $MA T$ の入力部から負荷側を見たインピーダンス Z_{load} が純抵抗（ 50Ω ）のとき（電圧 V_{load} と電流 I_{load} との位相差がないとき）には、
（8）式より、位相差検出信号 V_{pd} が $0V$ になる。

【0034】（B-2）負荷側インピーダンスが誘導性であるとき
負荷側インピーダンスが誘導性であるとき、例えば $Z_{load}=10+j50$ [Ω] であるときには、電圧検出信号及び電流検出信号を示すベクトル図が図 20（A）のよ

$$|V1'| - |V2'| < 0 \\ V_{pd} = |V1'| - |V2'| < 0$$

即ち、負荷側インピーダンスが誘導性で、インピーダンスの整合がとれていないときには、位相差検出信号 V_{pd} が負の値を示す。電圧 V_{load} と電流 I_{load} との位相差が大きくなるに従ってベクトル V_{vb} の進み側への回転量が多くなるため、電圧 V_{load} と電流 I_{load} との位相差が大きくなるに従って $|V1'|$ と $|V2'|$ との差は大きくなっていく。そのため、位相差検出信号 V_{pd} の大きさは、入力部の高周波電圧及び高周波電流の位相差に相応した値を示す。

【0036】（B-3）負荷側インピーダンスが容量性 40
であるとき ★

$$|V1'| - |V2'| > 0 \\ V_{pd} = |V1'| - |V2'| > 0$$

即ち、負荷側インピーダンスが容量性で、インピーダンスの整合がとれていないときには、位相差検出信号 V_{pd} が正の値を示す。電圧 V_{load} と電流 I_{load} との位相差が大きくなるに従ってベクトル V_{vb} の遅れ側への回転量が多くなるため、 $|V1'|$ と $|V2'|$ との差は電圧 V_{load} と電流 I_{load} との位相差が大きくなるに従って大きくなっていく。そのため、位相差検出信号 V_{pd} の大きさ

*の大きさが等しく、 $|V1'| = |V2'|$ となるように回路定数が設定されている。

【0032】このときの電圧検出信号 V_{vb} 、電流検出信号 V_{i1} 、 V_{i2} 、及び電圧検出信号と電流検出信号とのベクトル合成電圧 $V1$ 、 $V2$ を示すベクトル図は図 19

（A）のようになり、電流 I_{load} 、電圧 V_{load} 及び負荷側インピーダンス Z_{load} を示すベクトル図は図 19

（B）のようになる。高周波電圧検出信号 V_{vb} が電圧 V_{load} に対して 90° の位相差を持つように電圧検出部 $VD2$ が構成されているため、高周波電圧検出信号 V_{vb} は、電流検出信号 V_{i1} 及び V_{i2} に対して 90° の位相差を持つ。また電圧 V_{i1} 及び V_{i2} は逆位相で大きさが等しいため、ベクトル合成電圧 $V1$ 及び $V2$ は高周波電圧検出信号 V_{vb} に対して対称になる。このとき、以下の式が成立する。

【0033】

…（8）

20 ※うになり、電流 I_{load} 、電圧 V_{load} 及び負荷側インピーダンス Z_{load} を示すベクトル図は図 20（B）のようになる。負荷側インピーダンス Z_{load} が誘導性であるとき、高周波電圧検出信号のベクトル V_{vb} は、図 19

（A）に示した整合時よりも、進み側（ベクトル V_{i2} 側）に回転し、ベクトル合成電圧 $V1$ の大きさがベクトル合成電圧 $V2$ の大きさよりも必ず小さくなるため、下記の式が成立する。

【0035】

…（9）

★負荷側インピーダンスが容量性であるとき、例えば $Z_{load}=10-j50$ [Ω] であるときには、電圧検出信号及び電流検出信号を示すベクトル図が図 21（A）のようになり、電流 I_{load} 、電圧 V_{load} 及び負荷側インピーダンス Z_{load} を示すベクトル図は図 21（B）のようになる。このときベクトル V_{vb} は、図 19（A）に示した整合時よりも、遅れ側（ベクトル V_{i1} 側）に回転し、ベクトル合成電圧 $V1$ の大きさがベクトル合成電圧 $V2$ の大きさよりも必ず大きくなるため、下記の式が成立する。

【0037】

…（10）

は、入力部の高周波電圧及び高周波電流の位相差に相応した値を示す。

【0038】上記の説明から明らかなように、位相差検出部 PD では、電圧検出部 $VD2$ の出力 V_{vb} と入力部の電圧との間に 90° の位相差を持たせておくことが必要である。

【0039】制御部 CU は、検出部 DET から得られる

インピーダンス差信号 V_{md} と位相差信号 V_{pd} とを入力として、インピーダンス差信号 V_{md} 及び位相差信号 V_{pd} を零ボルトにするように、整合部MNの可変インピーダンス素子 $VC1$ 及び $VC2$ を制御する。

【0040】

【発明が解決しようとする課題】上記のように、従来のインピーダンス整合装置では、インピーダンス差検出部MD及び位相差検出部PDのそれぞれに電流検出部及び電圧検出部を設ける必要があったため、回路構成が複雑になるのを避けられなかった。

【0041】図17に示した従来のインピーダンス整合装置では、入力部INで電圧検出部VD1及びVD2により検出される高周波電圧及び電流検出部ID1及びID2により検出される高周波電流が共に正弦波であれば、インピーダンスが整合したときに、インピーダンス差信号及び位相差信号がそれぞれ零になるため、インピーダンスの整合を適確に行わせることができる。

【0042】しかしながら、入力部INで検出される高周波電圧及び高周波電流の波形が歪んでいる場合には、インピーダンスが整合しても、インピーダンス差信号及び位相差信号が零にならないため、インピーダンスを整合させることができない。このような問題は、例えば、プラズマCVD等のプラズマ処理装置において、出力周波数が異なる2つ以上の高周波電源から負荷に電力を供給する場合に起る。

【0043】図15は、出力周波数が異なる2つの高周波電源から電力が供給されるプラズマ処理装置の一例を示したものである。この例では、2つの異なった周波数を出力する高周波電源GEN1及びGEN2からインピーダンス整合装置MAT1及びMAT2を介して1つのプラズマチャンバPC内の電極P1、P2に給電されている。

【0044】ここで、一例として、高周波電源GEN1及びGEN2の出力周波数をそれぞれ13.56[MHz]及び3[MHz]とし、MAT1及びMAT2をそれぞれ13.56[MHz]及び3[MHz]用インピーダンス整合装置とした場合、13.56[MHz]用インピーダンス整合装置MAT1内を流れる高周波電流及び電圧には、13.56[MHz]の周波数成分と13.56[MHz]× $n \pm m \times 3$ [MHz]の周波数成分とが存在する。

【0045】図17に示した従来のインピーダンス整合装置の場合、検出部DETを流れる電流及び電圧の周波数成分が13.56[MHz]のみであれば、検出部DETの電流検出部ID1及びID2からそれぞれ得られる検出信号は13.56[MHz]の正弦波電圧である。また電圧検出部VD1及びVD2から得られる検出信号も13.56[MHz]の正弦波電圧である。このときインピーダンス差検出部MD及び位相差検出部PDにおいて、ダイオードD11のカソードとアース間の電

圧、ダイオードD12のアノードとアース間の電圧、ダイオードD21のカソードとアース間の電圧及びダイオードD22のアノードとアース間の電圧はそれぞれ歪みがない正弦波形となるため、制御部CUにより、インピーダンス差検出部MDから出力されるインピーダンス差信号 V_{md} 及び位相差検出部PDから出力される位相差信号 V_{pd} をそれぞれ零ボルトにするように、整合部MNの可変素子 $VC1$ 及び $VC2$ を制御することにより、高周波電源の出力周波数（基本周波数）に対して、インピーダンス整合装置の入力部INから負荷側をみた等価負荷を50Ωの純抵抗としてインピーダンスの整合をとることができ、インピーダンス整合装置から高周波電源側に戻る反射波電力を零にすることができる。

【0046】これに対し、図15に示すように2つの高周波電源GEN1及びGEN2から負荷に給電されていて、13.56[MHz]を基本周波数とする整合装置MAT1の検出部DETで検出される高周波電流及び高周波電圧が13.56[MHz]の周波数成分と、13.56[MHz]× $n \pm m \times 3$ [MHz]の周波数成分とを有している場合には、インピーダンス差検出部MD及び位相差検出部PDにおいて、ダイオードD11のカソードとアース間、ダイオードD12のアノードとアース間、ダイオードD21のカソードとアース間及びダイオードD22のアノードとアース間にそれぞれ得られる基本周波数（13.56[MHz]）の電圧がそれぞれ歪みを有する電圧波形となる。したがって、これら電圧を整流平滑した後の電圧も波形歪みを含む分だけ誤差を含むことになり、これらの信号を加算器ADDa及びADDbで加算して得たインピーダンス差信号 V_{md} 及び位相差信号 V_{pd} にも誤差が含まれることになる。そのため、制御部CUにより、インピーダンス差信号 V_{md} 及び位相差信号 V_{pd} を零ボルトにするように整合部MNの可変インピーダンス素子 $VC1$ 及び $VC2$ を制御しても、入力部INから負荷側を見たインピーダンスを50Ω（純抵抗）にすることができず、基本周波数に対して完全にインピーダンスの整合をとることができない。

【0047】上記のように、図17に示した従来のインピーダンス整合装置では、検出部DETで検出した高周波電圧及び高周波電流に基本周波数以外の周波数成分が含まれていて、電流検出信号及び電圧検出信号が歪んでいる場合に、完全にインピーダンスの整合をとることができないという問題があった。この問題を解決するために、中心周波数 F_o が基本波の周波数（上記の例では13.56[MHz]）に等しく、通過帯域幅が十分に狭いバンドパスフィルタを電流検出部ID1、ID2及び電圧検出部VD1、VD2にそれぞれ設けて、歪みを含む電流検出信号及び電圧検出信号をこれらのフィルタに入力することにより、実質的に基本周波数成分のみを含む正弦波形の電流検出信号及び電圧検出信号を得る方法をとることが考えられる。

【0048】しかしながら、バンドパスフィルタの通過帯域幅を狭くするためには、該フィルタとして、高周波電源の高い出力周波数に対して非常に高い選択度 Q を有する高価なものを用いる必要があり、しかも、該フィルタをインピーダンス差検出部 MD の電流検出部 $ID1$ 及び電圧検出部 $VD1$ と、位相差検出部 PD の電流検出部 $ID2$ 及び電圧検出部 $VD2$ との、合計4箇所にはける必要があるため、装置のコストが著しく高くなるのを避けられない。

【0049】またこの場合、各電流検出部に設けるフィルタの中心周波数と各電圧検出部に設けるフィルタの中心周波数とを正確に基本波の周波数に一致させるように調整する必要があるが、この調整は容易ではないため、電流検出部及び電圧検出部にそれぞれ設けるフィルタの中心周波数にずれが生じるおそれをなくすることはできない。万一インピーダンス差検出部及び位相差検出部のそれぞれの電圧検出部と電流検出部に設けるフィルタの中心周波数 F_0 にずれが生じていると、インピーダンス差信号 V_{md} 及び位相差信号 V_{pd} に大きな誤差が含まれることになるため、高周波電源のインピーダンスと負荷側のインピーダンスとを正確に整合させることができなくなる。

【0050】本発明の目的は、入力部で検出される高周波電圧及び高周波電流に複数の周波数成分が含まれている場合であっても、高価なフィルタを数多く用いることなく、また面倒な調整を行うことなく、電源側インピーダンスと負荷側のインピーダンスとの整合を自動的に行わせることができるようにしたインピーダンス整合装置を提供することにある。

【0051】

【課題を解決するための手段】本発明は、高周波電源の出力が入力される入力部と、高周波電源が電力を供給する負荷が接続される出力部と、入力部を流れる高周波電流と入力部に入力される高周波電圧とを検出して入力部から高周波電源側を見た電源側インピーダンスと入力部から負荷側を見た負荷側インピーダンスとの差をインピーダンス差として検出し、高周波電圧と高周波電流との位相差を検出する検出部と、電源側インピーダンスと負荷側インピーダンスとを整合させる際に調節される可変インピーダンス素子を有する整合部と、高周波電源の出力周波数を基本周波数として該基本周波数に対して負荷側インピーダンスを電源側インピーダンスに整合させるべく検出部により検出されたインピーダンス差及び位相差に応じて整合部の可変インピーダンス素子を自動制御する制御部とを備えたインピーダンス整合装置に適用される。

【0052】本発明においては、前記検出部に、入力部を流れる高周波電流及び入力部に入力される高周波電圧をそれぞれ検出して高周波電流検出信号及び高周波電圧検出信号をそれぞれ出力する電流検出部及び電圧検出部

と、入力信号を該入力信号と異なる周波数を有するローカル信号と混合する周波数変換処理を少なくとも1回行って高周波電流検出信号を基本周波数よりも周波数が低い低周波電流成分を含む信号に変換する第1の周波数変換部と、入力信号を該入力信号と異なる周波数を有するローカル信号と混合する周波数変換処理を少なくとも1回行って高周波電圧検出信号を上記低周波電流成分と周波数が等しい低周波電圧成分を含む信号に変換する第2の周波数変換部と、第1の周波数変換部の出力信号から低周波電流成分を検出する低周波電流成分検出手段と、第2の周波数変換部の出力から低周波電圧成分を検出する低周波電圧成分検出手段と、低周波電流成分と低周波電圧成分とからインピーダンス差を検出するインピーダンス差検出手段と、低周波電流成分と低周波電圧成分とから位相差を検出する位相差検出手段とを設けた。

【0053】上記のように、入力信号を該入力信号と異なる周波数を有するローカル信号と混合する周波数変換処理を第1の周波数変換部により少なくとも1回行うと、高周波電流検出信号を基本周波数よりも周波数が低い低周波電流成分を含む信号に変換することができ、低周波電流成分検出手段により、歪みがない正弦波形の低周波電流成分を検出することができる。

【0054】同様に、第2の周波数変換部により、高周波電圧検出信号を基本周波数よりも周波数が低い低周波電圧成分を含む信号に変換することができ、低周波電圧成分検出手段により、歪みがない正弦波形の低周波電圧成分を検出することができる。

【0055】従って、これらの低周波電流成分及び低周波電圧成分を用いて、インピーダンス差及び位相差を誤差を含まずに検出することができ、これらインピーダンス差及び位相差を与える信号を制御部に入力することにより、基本周波数に対して電源側インピーダンスと負荷側インピーダンスとを正確に整合させることができる。

【0056】通常、上記検出部は、入力部を流れる高周波電流と入力部に入力される高周波電圧とを検出して入力部から前記高周波電源側を見た電源側インピーダンスと入力部から負荷側を見た負荷側インピーダンスとの差の情報を含むインピーダンス差信号及び高周波電圧と高周波電流との位相差の情報を含む位相差信号を発生するように構成される。また制御部は、電源側インピーダンスと負荷側インピーダンスとを整合させる際に調節される可変インピーダンス素子を有する整合部と、高周波電源の出力周波数を基本周波数として該基本周波数に対して負荷側インピーダンスを電源側インピーダンスに整合させるべくインピーダンス差信号及び位相差信号に応じて整合部の可変インピーダンス素子を自動制御するように構成される。

【0057】このようなインピーダンス整合装置に本発明を適用する場合、上記検出部は、入力部を流れる高周波電流及び前記入力部に入力される高周波電圧をそれぞ

れ検出して高周波電流検出信号及び高周波電圧検出信号を出力する電流検出部及び電圧検出部と、基本周波数と異なるローカル発振周波数を有するローカル信号を出力するローカル発振部と、高周波電流検出信号とローカル信号とを混合して高周波電流検出信号を基本周波数とローカル発振周波数との差に等しい周波数の低周波電流成分を含む信号に変換する第1の周波数変換部と、高周波電圧検出信号とローカル信号とを混合して高周波電圧検出信号を低周波電流成分と周波数が等しい低周波電圧成分を含む信号に変換する第2の周波数変換部と、第1の周波数変換部の出力を入力として低周波電流成分に相当する低周波電流検出信号を出力する低周波電流成分検出手段と、第2の周波数変換部の出力を入力として低周波電圧成分に相当する低周波電圧検出信号を出力する低周波電圧成分検出手段と、低周波電流検出信号と低周波電圧検出信号とを入力としてインピーダンス差信号を発生するインピーダンス差検出信号発生部と、低周波電流検出信号と低周波電圧検出信号とを入力として位相差信号を発生する位相差信号発生部とを備えた構成とすることができる。

【0058】上記第1の周波数変換部は、高周波電流検出信号とローカル信号とが入力された第1のミキサにより構成することができ、第2の周波数変換部は、高周波電圧検出信号とローカル信号とが入力された第2のミキサにより構成することができる。

【0059】電流検出部から得られる電流検出信号をローカル信号と共に第1のミキサに入力すると、第1のミキサは、基本周波数とローカル発振周波数との差に等しい周波数に周波数が変換された電流検出信号と、基本周波数とローカル発振周波数との和に等しい周波数に周波数が変換された電流検出信号との2種類の周波数の電流検出信号を出力する。

【0060】また電圧検出部から得られる電圧検出信号をローカル信号と共に第2のミキサに入力すると、第2のミキサは、基本周波数とローカル発振周波数との差に等しい周波数に周波数が変換された電圧検出信号と、基本周波数とローカル発振周波数との和に等しい周波数に周波数が変換された電圧検出信号との2種類の周波数の電圧検出信号を出力する。

【0061】上記低周波電流成分検出手段、低周波電圧成分検出手段は、アナログフィルタまたはデジタルフィルタにより構成することができる。低周波電流成分検出手段を構成するフィルタ（第1のフィルタ）としては、第1の周波数変換部の出力に含まれる2種類の周波数

（基本周波数とローカル発振周波数との差に等しい周波数と、基本周波数とローカル発振周波数との和に等しい周波数）の信号のうち、周波数が低い方の信号のみを取り出すことができるものを用いればよく、低周波電圧成分検出手段を構成するフィルタ（第2のフィルタ）としては、第2の周波数変換部の出力に含まれる2種類の周

波数の信号のうち、周波数が低い方の信号のみを取り出すことができるものを用いればよい。

【0062】低周波電流成分検出手段及び低周波電圧成分検出手段をそれぞれ構成するフィルタとしては、2種類の周波数のうち、低い方の周波数を中心周波数としたバンドパスフィルタまたは低い方の周波数以下の信号を通過させるローパスフィルタを用いることができる。

【0063】上記第1及び第2のフィルタとしてバンドパスフィルタを用いる場合、それぞれの選択度Qはそれ程高くする必要はない。したがって、第1及び第2のフィルタとしてバンドパスフィルタを用いても特にコストが高くなることはない。また本発明によれば、フィルタは第1及び第2のミキサに対して一つずつ設ければよい。ため、フィルタを設けることによるコストの上昇を最小限に抑えることができる。

【0064】またインピーダンス差検出手段、及び位相差検出手段もアナログ回路により実現してもよく、低周波電流成分を与えるデジタル信号及び低周波電圧成分を与えるデジタル信号をマイクロプロセッサに入力して、該マイクロプロセッサに所定のプログラムを実行させることにより、ソフトウェア的に実現してもよい。

【0065】なお本明細書においては、「低周波」の語を高周波電源の出力周波数よりも低い周波数であることを示す語として用いており、特定の帯域の周波数を意味する語としては用いていない。

【0066】本発明においてはまた、上記検出部を、入力部を流れる高周波電流及び入力部に入力される高周波電圧をそれぞれ検出して高周波電流検出信号及び高周波電圧検出信号を出力する電流検出部及び電圧検出部と、基本周波数と異なる第1のローカル発振周波数を有する第1のローカル信号を出力する第1のローカル発振部と、第1のローカル発振周波数と異なる第2のローカル発振周波数を有する第2のローカル信号を出力する第2のローカル発振部と、高周波電流検出信号と第1のローカル信号とを入力として基本周波数と第1のローカル発振周波数との差に等しい周波数の中間周波電流成分を含む信号を出力する第1の電流検出信号用ミキサと第1の電流検出用ミキサの出力と第2のローカル信号とを入力として上記中間周波電流成分の周波数と第2のローカル発振周波数との差に等しい周波数の低周波電流成分を含む信号を出力する第2の電流検出用ミキサとを備えた第1の周波数変換部と、高周波電圧検出信号と第1のローカル信号とを入力として基本周波数と第1のローカル発振周波数との差に等しい周波数の中間周波電圧成分を含む信号を出力する第1の電圧検出信号用ミキサと第1の電圧検出用ミキサの出力と第2のローカル信号とを入力として上記中間周波電圧成分の周波数と第2のローカル発振周波数との差に等しい周波数の低周波電圧成分を含む信号を出力する第2の電圧検出用ミキサとを備えた第2の周波数変換部と、第1の周波数変換部の出力を入力

として低周波電流成分に相当する低周波電流検出信号を発生する低周波電流成分検出手段と、第2の周波数変換部の出力を入力として低周波電圧成分に相当する低周波電圧検出信号を発生する低周波電圧成分検出手段と、低周波電流検出信号と低周波電圧検出信号とを入力としてインピーダンス差信号を発生するインピーダンス差検出信号発生部と、低周波電流検出信号と低周波電圧検出信号とを入力として前記位相差信号を発生する位相差信号発生部とを備えた構成とすることができる。

【0067】上記インピーダンス差検出手段は、低周波電流検出信号及び低周波電圧検出信号をそれぞれ整流して平滑する第1及び第2の整流平滑回路と、第1及び第2の整流平滑回路の出力の差に相当する信号をインピーダンス差信号として出力するインピーダンス差信号発生用減算回路とを備えた構成とすることができる。

【0068】この場合、入力部を流れる高周波電流と入力部に入力される高周波電圧との間の位相差 δ と、低周波電流成分と低周波電圧成分との間の位相差 γ との間に 90° の差を生じさせるように $(|\delta - \gamma| = 90^\circ)$ となるように電流及び（または）電圧の位相をシフトさせる位相シフト手段を、電流検出部、電圧検出部、第1の周波数変換部及び第2の周波数変換部の少なくとも一部に設けておく。

【0069】また上記のように、入力部を流れる高周波電流と入力部に入力される高周波電圧との間の位相差と、低周波電流成分と低周波電圧成分との間の位相差との間に 90° の差を生じさせるように電流及び（または）電圧の位相をシフトさせる位相シフト手段を、電流検出部、電圧検出部、第1の周波数変換部及び第2の周波数変換部の少なくとも一部に設ける場合には、位相差検出手段を、低周波電流検出信号と低周波電圧検出信号との和に相当する信号を出力する加算回路と、低周波電流検出信号と低周波電圧検出信号との差に相当する信号を出力する低周波電流・電圧検出信号差演算用減算回路と、加算回路の出力を整流して平滑する第3の整流平滑回路と、低周波電流・電圧検出信号差演算用減算回路の出力を整流し平滑する第4の整流平滑回路と、第3の整流平滑回路の出力と第4の整流平滑回路の出力との差に相当する信号を位相差信号として出力する位相差信号発生用減算回路とを備えた構成とすることができる。

【0070】入力部を流れる高周波電流と入力部に入力される高周波電圧との間の位相差と、低周波電流成分と低周波電圧成分との間の位相差との間に 90° の差を生じさせるための具体的手段の例を挙げると下記の通りである。

【0071】（イ）電圧検出部に入力される高周波電圧と該電圧検出部から出力される高周波電圧検出信号との間に 90° の位相差を生じさせるように、電圧検出部を構成する。

【0072】（ロ）電流検出部に入力される高周波電流

と該電流検出部から出力される高周波電流検出信号との間に 90° の位相差を生じさせるように、電流検出部を構成する。

【0073】（ハ）電圧検出部と第2の周波数変換部との間に、電圧検出部から出力される電圧検出信号の位相を 90° シフトして第2の周波数変換部に入力する位相シフト手段を設ける。

【0074】（ニ）電流検出部と第1の周波数変換部との間に、電流検出部から出力される電流検出信号の位相を 90° シフトして第1の周波数変換部に入力する位相シフト手段を設ける。

【0075】（ホ）ローカル発振部と第2の周波数変換部との間に、ローカル信号の位相を 90° シフトして第2の周波数変換部に入力する位相シフト手段を設ける。

【0076】（ヘ）ローカル発振部と第1の周波数変換部との間にローカル信号の位相を 90° シフトして第1の周波数変換部に入力する位相シフト手段を設ける。

【0077】（ト）第2の周波数変換部の出力に含まれる低周波電圧成分の位相を 90° シフトした信号を低周波電圧検出信号として出力するように低周波電圧成分検出手段を構成する。

【0078】（チ）第1の周波数変換部の出力に含まれる低周波電流成分の位相を 90° シフトした信号を低周波電流検出信号として出力するように低周波電流成分検出手段を構成する。

【0079】（リ）ローカル発振部から第1の周波数変換部に入力されるローカル信号の位相を α° 進める第1の位相シフト手段をローカル発振部と第1の周波数変換部との間に挿入するとともに、ローカル発振部から第2の周波数変換部に入力されるローカル信号の位相を $90^\circ - \alpha^\circ$ 遅らせる第2の位相シフト手段をローカル発振部と第2の周波数変換部との間に挿入する。

【0080】（ヌ）ローカル発振部から第1の周波数変換部に入力されるローカル信号の位相を α° 遅らせる第1の位相シフト手段をローカル発振部と第1の周波数変換部との間に挿入するとともに、ローカル発振部から第2の周波数変換部に入力されるローカル信号の位相を $90^\circ - \alpha^\circ$ 進める第2の位相シフト手段をローカル発振部と第2の周波数変換部との間に挿入する。

【0081】（ル）第1の周波数変換部の出力に含まれる低周波電流成分に相当する信号の位相を α° 進めた信号を低周波電流検出信号として出力するように低周波電流成分検出手段を構成し、第2の周波数変換部の出力に含まれる低周波電圧成分に相当する信号の位相を $90^\circ - \alpha^\circ$ 遅らせた信号を低周波電圧検出信号として出力するように低周波電圧検出手段を構成する。

【0082】（ヲ）第1の周波数変換部の出力に含まれる低周波電流成分に相当する信号の位相を α° 遅らせた信号を低周波電流検出信号として出力するように低周波電流成分検出手段を構成し、第2の周波数変換部の出力

に含まれる低周波電圧成分に相当する信号の位相を $90^\circ - \alpha^\circ$ 進ませた信号を低周波電圧検出信号として出力するように低周波電圧検出手段を構成する。

【0083】上記ローカル発振周波数は、高周波電源の出力がとり得る範囲、その周波数安定度、整合部による整合速度等を考慮して適宜に設定する。例えば、高周波電源の出力周波数が数百kHzないし数百MHzの範囲に含まれる一定値に設定されるときには、高周波電源の出力周波数とローカル発振周波数との差の周波数（低周波電流成分及び低周波電圧成分の周波数）が0.1[kHz]～500[kHz]の範囲の一定値に等しくなるようにローカル発振周波数を設定するのが好ましい。

【0084】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態を説明する。

【0085】図1は本発明の一実施形態の構成を示したもので、この実施形態のインピーダンス整合装置MATは、入力部INと、検出部DETと、整合部MNと、制御部CUと、出力部OUTとから構成される。

【0086】更に詳細に説明すると、入力部INには、同軸コネクタからなる入力端子a1、a2が設けられていて、これらの入力端子が同軸ケーブルを通して図示しない高周波電源に接続される。

【0087】出力部OUTには同軸コネクタからなる出力端子b1、b2が設けられていて、これらの出力端子が同軸管を介して図示しない負荷に接続される。なお場合によっては、出力部OUTが同軸コネクタを介することなく負荷に直接接続される場合もある。

【0088】検出部DETは、電流検出部ID、電圧検出部VD、ローカル発振部LO、第1の周波数変換部FC1、第2の周波数変換部FC2、低周波電流成分検出手段DLi、低周波電圧成分検出手段DLv、インピーダンス差信号発生部ME及び位相差信号発生部PEから*

$$F_x = F_o + F_L$$

$$F_x = F_o - F_L$$

ここでは、ローカル発振周波数を $F_x = F_o + F_L$ に設定するものとする。

【0093】第1の周波数変換部FC1は、高周波電流検出信号VHIとローカル信号VLoとを混合して、高周波電流検出信号を基本周波数Foとローカル発振周波数Fxとの差に等しい周波数の低周波電流成分を含む信号に変換する部分で、図示の例では、この第1の周波数変換部が、第1のミキサMIX1により構成されている。第1のミキサMIX1は、電流検出部IDから得られる高周波電流検出信号VHIと、ローカル発振部LOから得られるローカル信号VLoとを入力として、入力信号を混合（乗算）することにより、基本周波数Foとローカル発振周波数Fxとの差（ $F_x - F_o$ ）に等しい周波数を有する電流検出信号と、基本周波数とローカル発振周波数との和（ $F_x + F_o$ ）に等しい周波数を有する電流検出

*構成される。

【0089】電流検出部IDは、入力部INの非接地側の入力端子a1につながる主ラインMLに一次コイルが直列に接続されたカレントトランスCT1と、このカレントトランスの二次コイルの両端に接続された抵抗R12とからなっていて、入力部INを流れる高周波電流と同位相で、大きさが該高周波電流の大きさに比例した電圧信号からなる高周波電流検出信号VHIを二次コイルの両端から出力する。カレントトランスCT1の二次コイルの一端は整合装置MATのアース電位部に接続されている。

【0090】電圧検出部VDは、位相シフト手段を構成するコンデンサC11と抵抗R11との直列回路からなっている。電圧検出部VDを構成するコンデンサ及び抵抗の直列回路は、コンデンサC11を主ラインML側に位置させ、抵抗R11をアース側に位置させた状態で、主ラインMLとアース電位部との間に接続されている。この電圧検出回路においては、抵抗R11の抵抗値がコンデンサC11のインピーダンス値よりも十分に小さく設定されていて、入力部INに入力される高周波電圧に対して 90° 位相が進み、大きさが該高周波電圧の大きさに比例した電圧信号からなる高周波電圧検出信号VHVを抵抗R11の両端から出力する。

【0091】ローカル発振部LOは発振器からなっていて、入力部INに同軸ケーブルを介して出力端子が接続された高周波電源の出力周波数（基本周波数）と一定の周波数FLだけ異なるローカル発振周波数Fxを有するローカル信号VLoを出力する。ローカル発振周波数Fxは、基本周波数Foと、一定の周波数FLとに対して下記の(11)式または(12)式を満足するように設定される。

【0092】

$$\dots (11)$$

$$\dots (12)$$

信号とを出力する。

【0094】また第2の周波数変換部FC2は、高周波電圧検出信号VHVとローカル信号VLoとを混合して、高周波電圧検出信号を基本周波数Foとローカル発振周波数Fxとの差に等しい周波数の低周波電圧成分を含む信号に変換する部分で、図示の例では、この第2の周波数変換部が第2のミキサMIX2により構成されている。第2のミキサMIX2は、電圧検出部VDから得られる高周波電圧検出信号VHVとローカル発振部LOから得られるローカル信号VLoとを入力として、これらの入力信号を混合（乗算）することにより、基本周波数Foとローカル発振周波数Fxとの差（ $F_x - F_o$ ）に等しい周波数を有する電圧検出信号と、基本周波数とローカル発振周波数との和（ $F_x + F_o$ ）に等しい周波数を有する電圧検出信号とを出力する。

【0095】ミキサMIX1及びMIX2としては、ダイオード形ミキサ（例えばダブルバランスドミキサ）、トランジスタ形ミキサ（例えばデュアルゲートFETを使用したミキサ）、IC化ミキサ（例えば、アナログ乗算器を使用したミキサ）等を使用することができる。

【0096】低周波電流成分検出手段DLiは、第1のフィルタF1により構成されていて、第1のミキサMIX1の出力を入力として基本周波数F_oとローカル発振周波数F_xとの差（F_x - F_o）に等しい周波数FLに周波数が変換された低周波電流検出信号VLIを出力する。

【0097】また低周波電圧成分検出手段DLvは、第2のフィルタF2により構成されている。第2のフィルタF2は、第2のミキサMIX2の出力を入力として基本周波数F_oとローカル発振周波数F_xとの差（F_x - F_o）に等しい周波数FLに周波数が変換された低周波電圧検出信号VLVを出力する。

【0098】インピーダンス差信号発生部MEは、第1及び第2の整流回路ABS1及びABS2と、第1及び第2の平滑回路INT1及びINT2と、減算回路SUB1とからなっている。

【0099】第1及び第2の整流回路ABS1及びABS2は、第1のフィルタF1及び第2のフィルタF2がそれぞれ出力する低周波電流検出信号VLI及び低周波電圧検出信号VLVをそれぞれ入力として、両検出信号を整流し、第1及び第2の平滑回路INT1及びINT2は、第1及び第2の整流回路ABS1及びABS2からそれぞれ得られる整流出力を平滑する。この例では、第1の整流回路ABS1と第1の平滑回路INT1とにより第1の整流平滑回路が構成され、第2の整流回路ABS2と第2の平滑回路INT2とにより第2の整流平滑回路が構成されている。

【0100】減算回路SUB1は、上記第1及び第2の整流平滑回路の出力を入力として、両整流平滑回路の出力の差に相当する信号をインピーダンス差信号Vmdとして出力する。

【0101】位相差信号発生部PEは、加算回路ADD1と、低周波電流・電圧検出信号差演算用減算回路SUB2と、第3及び第4の整流回路ABS3及びABS4と、第3及び第4の平滑回路INT3及びINT4と、位相差信号発生用減算回路SUB3とから構成される。

【0102】ここで、加算回路ADD1は、第1のフィルタF1から得られる低周波電流検出信号VLIと第2のフィルタF2から得られる低周波電圧検出信号VLVとの和に相当する信号を出力し、低周波電流・電圧検出信号差演算用減算回路SUB2は、第1のフィルタF1から得られる低周波電流検出信号VLIと第2のフィルタF2から得られる低周波電圧検出信号VLVとの差に相当する信号を出力する。

【0103】第3の整流回路ABS3は加算回路ADD1の出力を整流し、第3の平滑回路INT3は整流回路

ABS3の整流出力を平滑する。また第4の整流回路ABS4は減算回路SUB2の出力を整流し、第4の平滑回路INT4は整流回路ABS4の整流出力を平滑する。第3の整流回路ABS3と第3の平滑回路INT3とにより第3の整流平滑回路が構成され、第4の整流回路ABS4と第4の平滑回路INT4とにより、第4の整流平滑回路が構成されている。

【0104】位相差信号発生用減算部SUB3は、上記第3の整流平滑回路の出力と第4の整流平滑回路の出力とを入力として、両整流平滑回路の出力の差に相当する信号を位相差信号Vpdとして出力する。

【0105】インピーダンス差信号発生部MEから得られるインピーダンス差信号Vmd及び位相差信号発生部PEから得られる位相差信号Vpdは、制御部CUに与えられている。

【0106】制御部CUは、インピーダンス差信号Vmd及び位相差信号Vpdをそれぞれ零ボルトにするように、整合部MNの可変インピーダンス素子（この例では可変コンデンサ）VC1及びVC2のインピーダンス調節部を操作する操作機構を制御して、入力部INから負荷側を見たインピーダンス（負荷側インピーダンス）を電源側を見たインピーダンス（50Ω）に整合させる。

【0107】図示の例では、インピーダンス差信号発生部MEにより、低周波電流成分と低周波電圧成分とからインピーダンス差を検出するインピーダンス差検出手段が構成され、位相差信号発生部PEにより、低周波電流成分と低周波電圧成分とから位相差を検出する位相差検出手段が構成されている。

【0108】図1に示したインピーダンス整合装置において、周波数FLの値は0.1[kHz]～500[kHz]の範囲の周波数から選択する。ここで、周波数FLの低い方の限界値0.1[kHz]は、高周波電源の発振周波数の安定度、ローカル発振部LOの発振周波数の安定度、及びインピーダンス整合装置の制御速度に関係する。水晶発振器を発振源として用いた高周波電源では、発振周波数の安定度は水晶発振器の周波数安定度により左右される。一般に恒温槽を用いずに使用される水晶発振器で期待できる周波数安定度は、0.01%程度である。一方プラズマ処理装置などの電源として用いる高周波電源の出力周波数の下限は数百kHz程度であるが、高周波電源の出力周波数が数百kHzの場合、周波数安定度を0.01%とすると、その周波数の変動範囲は数十Hzである。したがって、ミキサMIX1及びMIX2から出力させる周波数FLは少なくとも100Hz（0.1[kHz]）以上とする必要がある。またインピーダンス整合装置の制御速度が0.1秒程度でよい場合には、周波数FLの最低値を0.1[kHz]程度まで引き下げても差し支えない。したがって周波数FLの下限値は、0.1[kHz]とする。

【0109】一方、周波数FLの高い方の限界値は、高

周波電源の発振周波数の安定度の他に、負荷に電力を供給する他の高周波電源の出力周波数等を考慮して決める必要がある。

【0110】一般にプラズマ処理装置等に用いる高周波電源の出力周波数の上限は数百MHz（例えば500MHz）である。また高周波電源の発振源として水晶発振器を用いる場合、水晶発振器の周波数安定度は0.01%程度期待できる。ここで、高周波電源の出力周波数を例えば数百MHzとし、発振器の周波数安定度を0.01%とした場合、その周波数の変動範囲は数十kHz程度である。この場合、周波数FLの上限値は少くとも数百kHzとする必要がある。

【0111】また図15に示したプラズマ処理装置のように、出力周波数が異なる複数の高周波電源から負荷に電力を供給する場合には、特定の高周波電源と負荷との間に設けるインピーダンス整合装置のローカル発振部LOの出力周波数を決定する周波数FLの値を、他の高周波電源の発振周波数よりも低く設定する必要がある。例えば、図15において高周波電源GEN1に対して設ける整合装置MAT1に設けるローカル発振部の発振周波数Fx（ $=F_o + FL$ ）を決める周波数FLの値は、高周波電源GEN2の出力周波数よりも低く設定する必要がある。

【0112】また高周波電源の出力周波数が数百MHzである場合、1回の周波数変換で、周波数を0.1[kHz]まで下げることは難しい。高周波電源の出力周波数が数百MHzである場合、1回の周波数変換で、引き下げることができる周波数の限界は500[kHz]程度である。したがって、周波数FLの上限値は500[kHz]程度に設定するのが好ましい。

【0113】以下、ローカル発振部LOの出力周波数Fxが $F_o + FL$ [kHz]であるとして、図1に示した実施形態の動作を説明する。

【0114】周波数変換部FCの第1のミキサMIX1は、電流検出部IDが出力する基本周波数 F_o [kHz]の高周波電流検出信号VHIとローカル発振周波数Fx（ $=F_o + FL$ [kHz]）を有するローカル信号VLOとを入力として、これら2つの入力信号を混合（乗算）し、両者の周波数の和に等しい周波数を有する電流検出信号と、両者の周波数の差に等しい周波数を有する電流検出信号とを出力する。すなわち電流検出部IDが出力する電流検出信号の周波数（基本周波数 F_o ）が、 $Fx - F_o$ 及び $Fx + F_o$ の周波数に変換される。

【0115】同様に、第2のミキサMIX2により、電圧検出部VDから得られる高周波電圧検出信号VHVの周波数が、 $Fx - F_o$ 及び $Fx + F_o$ の周波数に変換される。

【0116】フィルタ部F1及びF2は、入力信号に含まれる2つの周波数成分のうち、低い方（本実施形態では、 $Fx - F_o = FL$ の周波数成分）を残し、他の周波

数成分を除去する働きをする。

【0117】インピーダンス差信号発生部MEは、周波数変換部FCで低い周波数FL（ $=Fx - F_o$ ）に変換された正弦波形の低周波電流検出信号VLI及び低周波電圧検出信号VLVを入力として、これらの信号をそれぞれ第1の整流回路ABS1及び第2の整流回路ABS2により整流した後、更に第1及び第2の平滑回路INT1及びINT2により平滑して減算回路SUB1に入力する。減算回路SUB1は、低周波電流検出信号を整流平滑して得た信号と、低周波電圧検出信号を整流平滑して得た電圧との差に相当する信号をインピーダンス差信号（電源側インピーダンスと負荷側インピーダンスとの差に相当する信号）Vmdとして出力する。インピーダンス整合装置の入力部INから負荷側をみたインピーダンスの大きさが50Ωの時にインピーダンス差信号Vmdが零ボルトになり、50Ωからずれたときにインピーダンス差信号がそのずれに相応した大きさを示すように、整流回路ABS1及びABS2と平滑回路INT1及びINT2の定数が設定されている。

【0118】位相差信号発生部PEにも同様に、周波数変換部FCで低い周波数（ $Fx - F_o = FL$ ）に変換された正弦波形の低周波電流検出信号VLI及び低周波電圧検出信号VLVが入力される。加算回路ADD1は、主ラインの電圧に対して90度位相が進んだ電圧信号からなる電圧検出信号VLVに主ラインの電流と同位相の電圧信号からなる電流検出信号VLIを加算する。一方、減算回路SUB2は、主ラインの電圧に対して位相が90度進んだ電圧信号VLVから、主ラインの電流と同位相の電圧信号からなる電流検出信号を減算する。主ラインの電圧と電流が同相の場合には、加算回路ADD1の出力電圧の大きさと減算回路SUB2の出力電圧の大きさが等しくなる。このとき、加算回路ADD1の出力信号を整流回路ABS3及び平滑回路INT3により整流平滑して得た電圧信号の大きさと、減算回路SUB2の出力信号を整流回路ABS4及び平滑回路INT4により整流平滑して得た電圧の大きさが等しくなるように、整流回路ABS3及びABS4と平滑回路INT3及びINT4の定数が設定されている。

【0119】減算回路SUB3は平滑回路INT3の出力電圧と平滑回路INT4の出力電圧とを入力して、これらの信号を減算することにより位相差信号（インピーダンス整合装置の入力部INの主ラインの電圧と電流の位相差に相応する信号）Vpdを出力する。この位相差信号Vpdは、入力部INから負荷側を見たインピーダンスが純抵抗のときに零ボルトになり、負荷側インピーダンスが誘導性あるいは容量性の場合に、主ラインの電圧と電流の位相差に相応した大きさを示す。

【0120】制御部CUは、検出部DETが出力するインピーダンス差信号Vmdと位相差信号Vpdとを入力として、両入力信号を零ボルトとするように可変インピーダ

ンス素子の調節部を操作する操作機構を制御することにより、負荷側インピーダンスを電源側インピーダンスに自動的に整合させる。

【0121】次に1つの高周波電源からのみ負荷に電力を供給する場合を例にとり、基本周波数（高周波電源の出力周波数） F_0 を13.56MHとして、図1に示し*

$$I_H = I \times \sin(2\pi \times 13.56 \times 10^6 \times t + \phi_i) \quad \cdots (13)$$

$$V_H = V \times \sin(2\pi \times 13.56 \times 10^6 \times t + \phi_v - \pi/2) \quad \cdots (14)$$

このとき電流検出部IDからミキサMIX1に入力される高周波電流検出信号VHIは、その大きさを V_i とする ※10

$$V_{HI} = V_i \times \sin(2\pi \times 13.56 \times 10^6 \times t + \phi_i) \quad \cdots (15)$$

一方、電圧検出部VDからミキサMIX2に入力される高周波電圧検出信号VHVは、その大きさを V_v とする ★

$$V_{HV} = V_v \times \sin(2\pi \times 13.56 \times 10^6 \times t + \phi_v) \quad \cdots (16)$$

ここでは、変換後の周波数 $F_L (=F_x - F_0)$ を100[kHz]とし、ローカル発振部LOの出力周波数 $F_x (=F_0 + F_L)$ を13.66[MHz]に設定する。またローカル発振部LOからミキサMIX1及びM☆

$$V_{L0} = A \times \cos(2\pi \times 13.66 \times 10^6 \times t + \phi_a) \quad \cdots (17)$$

ミキサMIX1及びMIX2としてアナログ乗算器を用いた場合、ミキサの出力は、2つの入力信号を乗算し◆をそれぞれ V_{m1} 及び V_{m2} とすると、

$$\begin{aligned} V_{m1} = & - (A \cdot V_i / 2) \sin(2\pi \times 100 \times 10^3 \times t + \phi_a - \phi_i) \\ & + (A \cdot V_i / 2) \sin(2\pi \times 27.22 \times 10^6 \times t + \phi_a + \phi_i) \end{aligned} \quad \cdots (18)$$

$$\begin{aligned} V_{m2} = & - (A \cdot V_v / 2) \sin(2\pi \times 100 \times 10^3 \times t + \phi_a - \phi_v) \\ & + (A \cdot V_v / 2) \sin(2\pi \times 27.22 \times 10^6 \times t + \phi_a + \phi_v) \end{aligned} \quad \cdots (19)$$

となる。これらの出力電圧の波形には、100[kHz]及び27.22[MHz]の周波数成分がある。第1及び第2のフィルタF1及びF2として、周波数 F_L までの周波数成分を通過させるローパスフィルタ、または中心周波数 F_L を通過させるバンドパスフィルタを用*

$$V_{LI} = - (A \cdot V_i / 2) \sin(2\pi \times 100 \times 10^3 \times t + \phi_a - \phi_i) \quad \cdots (20)$$

$$V_{LV} = - (A \cdot V_v / 2) \sin(2\pi \times 100 \times 10^3 \times t + \phi_a - \phi_v) \quad \cdots (21)$$

従って、第1のフィルタF1及びF2の出力信号 V_{LI} 及び V_{LV} は、周波数が100[kHz]の正弦波信号となる。

【0126】(20)式から明らかなように、第1のフィルタF1の出力信号 V_{LI} には電流検出部IDで検出した電流検出信号の大きさ V_i の情報と位相 ϕ_i の情報が含まれる。また(21)式から明らかなように、第2のフィルタ部F2の出力信号には、電圧検出部VDで検出した電圧検出信号の大きさ V_v の情報と位相 ϕ_v の情報が含まれる。従って、フィルタF1及びF2がそれぞれ出力する低周波電流検出信号及び低周波電圧検出信号は、周波数が F_L （この例の場合は100[kHz]）の歪みがない正弦波信号であって、入力部INで検出された高周波電流及び高周波電圧の大きさの情報と

*たインピーダンス整合装置の各部の信号について具体的に説明する。

【0122】ここで、インピーダンス整合装置の入力部INの主ラインMLを流れる電流 I_H 及び主ラインに入力される電圧 V_H をそれぞれ下記のように表す。

【0123】

$$I_H = I \times \sin(2\pi \times 13.56 \times 10^6 \times t + \phi_i) \quad \cdots (13)$$

$$V_H = V \times \sin(2\pi \times 13.56 \times 10^6 \times t + \phi_v - \pi/2) \quad \cdots (14)$$

※と、

★と、

$$V_{HI} = V_i \times \sin(2\pi \times 13.56 \times 10^6 \times t + \phi_i) \quad \cdots (15)$$

★と、

★

$$V_{HV} = V_v \times \sin(2\pi \times 13.56 \times 10^6 \times t + \phi_v) \quad \cdots (16)$$

☆IX2に入力するローカル信号 V_{L0} を下記の式により表すものとする。なおAは V_{L0} の大きさである。

【0124】

$$V_{L0} = A \times \cos(2\pi \times 13.66 \times 10^6 \times t + \phi_a) \quad \cdots (17)$$

20◆た波形になる。ミキサMIX1及びMIX2の出力電圧をそれぞれ V_{m1} 及び V_{m2} とすると、

$$\begin{aligned} V_{m1} = & - (A \cdot V_i / 2) \sin(2\pi \times 100 \times 10^3 \times t + \phi_a - \phi_i) \\ & + (A \cdot V_i / 2) \sin(2\pi \times 27.22 \times 10^6 \times t + \phi_a + \phi_i) \end{aligned} \quad \cdots (18)$$

$$\begin{aligned} V_{m2} = & - (A \cdot V_v / 2) \sin(2\pi \times 100 \times 10^3 \times t + \phi_a - \phi_v) \\ & + (A \cdot V_v / 2) \sin(2\pi \times 27.22 \times 10^6 \times t + \phi_a + \phi_v) \end{aligned} \quad \cdots (19)$$

*いると、第1のフィルタF1及び第2のフィルタF2はそれぞれ下記の低周波電流検出信号 V_{LI} 及び低周波電圧検出信号 V_{LV} を出力する。

【0125】

$$V_{LI} = - (A \cdot V_i / 2) \sin(2\pi \times 100 \times 10^3 \times t + \phi_a - \phi_i) \quad \cdots (20)$$

$$V_{LV} = - (A \cdot V_v / 2) \sin(2\pi \times 100 \times 10^3 \times t + \phi_a - \phi_v) \quad \cdots (21)$$

位相の情報とを含む信号となる。従って、インピーダンス差信号発生部ME及び位相差信号発生部PEは、これらの歪みのない正弦波信号を入力するため、前述した方法で自動整合動作を行うことができる。

【0127】次に図15に示すように、2つの異なる周波数を出力する高周波電源GEN1、GEN2から1つのプラズマチャンバPCに高周波電力を供給するプラズマ処理装置に使用されるインピーダンス整合装置について説明する。ここでは、高周波電源GEN1及びGEN2のそれぞれの出力周波数を13.56[MHz]及び3[MHz]とし、MAT1及びMAT2をそれぞれ13.56[MHz]及び3[MHz]用のインピーダンス整合装置とする。

【0128】インピーダンス整合装置MAT1が図1の

ように構成されている場合、検出部DETの電流検出部IDを流れる主ラインの電流及び電圧検出部VDに入力される電圧には13.56 [MHz]の周波数成分と、13.56 [MHz] × n ± m × 3 [MHz]の周波数成分とが存在する。したがって電流検出部ID及び電圧検出部VDからミキサMIX1及びMIX2に入力される信号には、13.56 [MHz]の周波数成分と、13.56 [MHz] × n ± m × 3 [MHz]の周波数成分とが含まれる。ここでは数式で説明するため、電流検出部IDの出力信号の周波数成分を代表的に7.56 [MHz] (= 13.56 [MHz] - 3 [MHz] × 2)、10.56 [MHz] (= 13.56 [MHz] - 3 [MHz])、13.56 [MHz]、16.56 [MHz] (= 13.56 [MHz] + 3 [MHz])、19.56 [MHz] (= 13.56 [MHz] + 3 [MHz] × 2)、21.12 [MHz] (= 27.12 [MHz] - 3 [MHz] × 2)、24.12 [MHz] (= 27.12 [MHz] - 3 [MHz])、27.12 [MHz]、30.12 [MHz] (= 27.12 [MHz] + 3 [MHz])、及び33.12 [MHz] (= 27.12 [MHz] + 3 [MHz] × 2)とし、これらの周波数成分の電流検出信号の大きさをそれぞれV12M, V11M, V10, V11P, V12P, V22M, V21M, V20, V21p, V22p、位相をφ12M, φ11M, φ10, φ11P, φ12P, φ22M, φ21M, φ20, φ21p及びφ22pする。この場合、電流検出部IDが出力する高周波電流検出信号VHIを表す式は下記の通りである。

10

【0129】

$$\begin{aligned} VHI = & V12M \times \sin(2\pi \times 7.56 \times 10^6 \times t + \phi_{12M}) \\ & + V11M \times \sin(2\pi \times 10.56 \times 10^6 \times t + \phi_{11M}) \\ & + V10 \times \sin(2\pi \times 13.56 \times 10^6 \times t + \phi_{10}) \\ & + V11P \times \sin(2\pi \times 16.56 \times 10^6 \times t + \phi_{11P}) \\ & + V12P \times \sin(2\pi \times 19.56 \times 10^6 \times t + \phi_{12P}) \\ & + V22M \times \sin(2\pi \times 21.12 \times 10^6 \times t + \phi_{22M}) \\ & + V21M \times \sin(2\pi \times 24.12 \times 10^6 \times t + \phi_{21M}) \\ & + V20 \times \sin(2\pi \times 27.12 \times 10^6 \times t + \phi_{20}) \\ & + V21P \times \sin(2\pi \times 30.12 \times 10^6 \times t + \phi_{21P}) \\ & + V22P \times \sin(2\pi \times 33.12 \times 10^6 \times t + \phi_{22P}) \end{aligned}$$

… (22)

次にローカル発振部LOの出力周波数をF_x = 13.6 [MHz] × z, F_L = 100 kHzとし、ローカル発振部LOの出力電圧VLOを、

$$VLO = A \times \cos(2\pi \times 13.6 \times 10^6 \times t + \phi_a) \quad \dots (23)$$

とすると、ミキサMIX1の出力電圧V_{m1}は、VHIとV₃₀ 【0130】LOの積より以下の式で表される。

$$\begin{aligned} V_{m1} = & V_{in} \times VLO \\ = & -(A \cdot V12M / 2) \sin(2\pi \times 6.1 \times 10^6 \times t + \phi_a - \phi_{12M}) + (A \cdot V12M / 2) \sin(2\pi \times 21.22 \times 10^6 \times t + \phi_a + \phi_{12M}) \\ & - (A \cdot V11M / 2) \sin(2\pi \times 3.1 \times 10^6 \times t + \phi_a - \phi_{11M}) + (A \cdot V11M / 2) \sin(2\pi \times 24.22 \times 10^6 \times t + \phi_a + \phi_{11M}) \\ & - (A \cdot V10 / 2) \sin(2\pi \times 0.1 \times 10^6 \times t + \phi_a - \phi_{10}) + (A \cdot V10 / 2) \sin(2\pi \times 27.22 \times 10^6 \times t + \phi_a + \phi_{10}) \\ & - (A \cdot V11P / 2) \sin(-2\pi \times 2.9 \times 10^6 \times t + \phi_a - \phi_{11P}) + (A \cdot V11P / 2) \sin(2\pi \times 30.22 \times 10^6 \times t + \phi_a + \phi_{11P}) \\ & - (A \cdot V12P / 2) \sin(-2\pi \times 5.9 \times 10^6 \times t + \phi_a - \phi_{12P}) + (A \cdot V12P / 2) \sin(2\pi \times 33.22 \times 10^6 \times t + \phi_a + \phi_{12P}) \\ & - (A \cdot V22M / 2) \sin(-2\pi \times 7.46 \times 10^6 \times t + \phi_a - \phi_{22M}) + (A \cdot V22M / 2) \sin(2\pi \times 34.78 \times 10^6 \times t + \phi_a + \phi_{22M}) \\ & - (A \cdot V21M / 2) \sin(-2\pi \times 10.46 \times 10^6 \times t + \phi_a - \phi_{21M}) + (A \cdot V21M / 2) \sin(2\pi \times 37.78 \times 10^6 \times t + \phi_a + \phi_{21M}) \\ & - (A \cdot V20 / 2) \sin(-2\pi \times 13.46 \times 10^6 \times t + \phi_a - \phi_{20}) + (A \cdot V20 / 2) \sin(2\pi \times 30.46 \times 10^6 \times t + \phi_a + \phi_{20}) \end{aligned}$$

$$\begin{aligned}
& \times 40.78 \times 10^6 \times t + \phi a + \phi 20) - (A \cdot V21P / 2) \\
& \times \sin(-2\pi \times 16.46 \times 10^6 \times t + \phi a - \phi 21P) \\
& + (A \cdot V21P / 2) \sin(2\pi \times 43.78 \times 10^6 \times t + \phi a \\
& + \phi 21P) - (A \cdot V22P / 2) \sin(-2\pi \times 19.46 \times 10^6 \\
& \times t + \phi a - \phi 22P) + (A \cdot V22P / 2) \sin(2\pi \times 46.78 \\
& \times 10^6 \times t + \phi a + \phi 22P)
\end{aligned}$$

… (24)

ここで、フィルタF1として、周波数FLまでの周波数成分を通過させるローパスフィルタまたは中心周波数F*

$$VLI = - (A \cdot V10 / 2) \sin(2\pi \times 100 \times 10^3 \times t + \phi a - \phi 10)$$

… (25)

ここでは省略するが、第2のミキサMIX2の出力電圧も(24)式と同様の形で表され、フィルタF2が出力する低周波電圧検出信号VLVも(25)式と同様の形で表される。

【0131】従って、第1及び第2のフィルタがそれぞれ出力する低周波電流検出信号VLI及び低周波電圧検出信号VLVはそれぞれ周波数が100[kHz]の正弦波信号となる。低周波電流検出信号VLIは、電流検出部IDが出力する高周波電流検出信号の大きさV10と位相φ10の情報を含む信号となり、低周波電圧検出信号VLVは、電圧検出部VDが出力する高周波電圧検出信号の大きさの情報と位相の情報を含む信号となる。インピーダンス差信号発生部ME及び位相差信号発生部PEは、これら歪みのない正弦波信号を入力するため、前述の方法により自動整合動作を行うことができる。

【0132】上記の例では、インピーダンス整合装置MAT1について説明したが、インピーダンス整合装置MAT2に対しても同様に本発明を適用することができる。

【0133】上記の例では、整合部MNに設けるインピーダンス整合回路として逆L型のものを用いたが、本発明はこれに限定されるものではなく、図2に示したように、可変インダクタL1と可変コンデンサC1とからなるL型のインピーダンス整合回路、図3に示したように可変コンデンサC1、C2と可変インダクタL1とからなるπ型のインピーダンス整合回路、図4に示したように可変コンデンサC1、C2と可変インダクタL1とからなるT型のインピーダンス整合回路、または図5に示したように可変インダクタL1、L2と可変コンデンサC1とからなるT型のインピーダンス整合回路等を用いることもできる。

【0134】また図2ないし図5に示したインピーダンス整合回路においては、インピーダンス素子としてのインダクタ及びコンデンサをすべて可変インピーダンス素子としたが、図2ないし図5に示したインピーダンス整合回路において、インピーダンス素子の一部を固定インピーダンス素子とすることができるのはもちろんである。

【0135】図1に示した例では、前述のように、電圧検出部VDが主ラインMLの電圧に対して、位相角が約

*Lを通過させるバンドパスフィルタを用いると、フィルタF1が出力する低周波電流検出信号VLIは、

90度進んだ電圧信号を電圧検出信号VHVとして第2のミキサMIX2に与える。これに対し、電流検出部IDは、主ラインを流れる電流と同相の電圧信号を電流検出信号VHIとして第1のミキサMIX1に与える。

【0136】本発明においては、入力部INを流れる高周波電流と入力部INに入力される高周波電圧との間の位相差δと、低周波電流成分検出手段DLiにより検出される低周波電流成分と低周波電圧成分検出手段DLvにより検出される低周波電圧成分との間の位相差γとの間に90°の差を生じさせるように(|δ-γ|=90°となるように)電流及び(または)電圧の位相をシフトさせる位相シフト手段が、電流検出部、電圧検出部、前記第1の周波数変換部及び第2の周波数変換部の少なくとも一部に設けられていればよく、図1に示した構成に限定されない。検出信号の位相関係の組み合わせには種々の変形を考えることができる。

【0137】ここで、入力部INを流れる高周波電流と入力部INに入力される高周波電圧との間の位相差δと、低周波電流成分検出手段DLiにより検出される低周波電流成分と低周波電圧成分検出手段DLvにより検出される低周波電圧成分との間の位相差γとの間に90°の差を生じさせるようにするための検出部の要部の種々の構成例を図6ないし図14を用いて説明する。

【0138】図6は、図1に示した検出部DETの各部の内、インピーダンス差検出手段ME及び位相差検出手段PEよりも前段の部分の構成をブロック図で示したもので、IDは電流検出部、VDは電圧検出部、LOはローカル発振部、FC1は第1のミキサMIX1からなる第1の周波数変換部、FC2は第2のミキサMIX2からなる第2の周波数変換部、DLiは第1のフィルタF1からなる低周波電流成分検出手段、DLvは、第2のフィルタF2からなる低周波電圧検出手段である。

【0139】図1に示した例では、電圧検出部VDに位相シフト手段(コンデンサC11)を設けて、電圧検出部の入力と出力との間に90°の位相差を持たせることにより、入力部を流れる高周波電流と入力部に入力される高周波電圧との間の位相差と、低周波電流成分検出手段により検出される低周波電流成分と低周波電圧成分検出手段により検出される低周波電圧成分との間の位相差と

の間に 90° の差を生じさせるようにしている。

【0140】このように構成する代わりに、例えば電流検出部IDに使用するカレントトランスCT1の2次側抵抗R12を位相シフト手段としてのコンデンサに置き換えて、電流検出部IDが出力する高周波電流検出信号を入力部を流れる電流に対して 90° 位相がずれた電圧信号とし、電圧検出部VDに使用したコンデンサC11を抵抗に置き換えて、電圧検出部VDが出力する高周波電圧検出信号を入力部の電圧と同位相の信号電圧とするようにしてもよい。

【0141】更に、電流検出部ID及び電圧検出部VDからそれぞれ出力される高周波電流検出信号及び高周波電圧検出信号をともに入力部の電流及び電圧と同相の電圧信号とし、図7に示すように、電圧検出部VDと第2の周波数変換部FC2との間に、電圧検出部VDから出力される電圧検出信号の位相を 90° シフトして第2の周波数変換部FC2に入力する位相シフト手段PSを設けるようにしてもよい。

【0142】また特に図示していないが、電流検出部IDと第1の周波数変換部FC1との間に、電流検出部IDから出力される電流検出信号の位相を 90° シフトして第1の周波数変換部FC1に入力する位相シフト手段を設けるようにしてもよい。

【0143】更に、図8に示したように、ローカル発振部LOと第2の周波数変換部FC2との間に、ローカル信号の位相を 90° シフトして第2の周波数変換部FC2に入力する位相シフト手段PSを設けるようにしてもよい。

【0144】また図示していないが、ローカル発振部LOと第1の周波数変換部FC1との間にローカル信号LOの位相を 90° シフトして第1の周波数変換部に入力する位相シフト手段を設けるようにしてもよい。

【0145】更に図9に示したように、第2の周波数変換部FC2を構成する第2のミキサMIX2と第2のフィルタF2との間に位相シフト手段PSを挿入して、該位相シフト手段PSと、第2のフィルタF2とにより、第2の周波数変換部の出力に含まれる低周波電圧成分の位相を 90° シフトした信号を低周波電圧検出信号として出力するように低周波電圧成分検出手段DLvを構成するか、または図10に示したように、第2のフィルタF2の出力側に位相シフト手段PSを設けて、該位相シフト手段PSと、第2のフィルタF2とにより、第2の周波数変換部の出力に含まれる低周波電圧成分の位相を 90° シフトした信号を低周波電圧検出信号として出力するように低周波電圧成分検出手段DLvを構成するようにしてもよい。

【0146】同様に、第1の周波数変換部FC1の出力に含まれる低周波電流成分の位相を 90° シフトした信号を低周波電流検出信号として出力するように低周波電流成分検出手段を構成するようにしてもよい。

【0147】また図11に示したように、ローカル発振部LOから第1の周波数変換部FC1に入力されるローカル信号の位相を α° 進める第1の位相シフト手段PS+をローカル発振部LOと第1の周波数変換部FC1との間に挿入するとともに、ローカル発振部から第2の周波数変換部に入力されるローカル信号の位相を $90^\circ - \alpha^\circ$ 遅らせる第2の位相シフト手段PS-をローカル発振部LOと第2の周波数変換部FC2との間に挿入することにより、入力部を流れる高周波電流と入力部に入力される高周波電圧との間の位相差と、低周波電流成分検出手段により検出される低周波電流成分と低周波電圧成分検出手段により検出される低周波電圧成分との間の位相差との間に 90° の差を生じさせるようにしてもよい。図11に示した例では、 $\alpha = 45^\circ$ としている。

【0148】また図示していないが、ローカル発振部LOから第1の周波数変換部FC1に入力されるローカル信号の位相を α° 遅らせる第1の位相シフト手段をローカル発振部LOと第1の周波数変換部FC1との間に挿入するとともに、ローカル発振部LOから第2の周波数変換部FC2に入力されるローカル信号の位相を $90^\circ - \alpha^\circ$ 進める第2の位相シフト手段をローカル発振部LOと第2の周波数変換部FC2との間に挿入する構成とすることもできる。。

【0149】更に、図12に示したように、第1の周波数変換部FC1と第1のフィルタF1との間に位相を α° 進める位相シフト手段PS+を挿入して、該位相シフト手段PS+と第1のフィルタF1とにより、第1の周波数変換部FC1の出力に含まれる低周波電流成分に相当する信号の位相を α° 進めた信号を低周波電流検出信号として出力するように低周波電流成分検出手段DLiを構成するとともに、第2の周波数変換部FC2と第2のフィルタF2との間に、位相を $90^\circ - \alpha^\circ$ 遅らせる位相シフト手段PS-を挿入して、該位相シフト手段PS-と第2のフィルタF2とにより、第2の周波数変換部FC2の出力に含まれる低周波電圧成分に相当する信号の位相を $90^\circ - \alpha^\circ$ 遅らせた信号を低周波電圧検出信号として出力する低周波電圧検出手段を構成するようにしてもよい。図12に示した例においても、 $\alpha = 45^\circ$ としている。

【0150】また図示していないが、第1の周波数変換部FC1の出力に含まれる低周波電流成分に相当する信号の位相を α° 遅らせた信号を低周波電流検出信号として出力するように低周波電流成分検出手段DLiを構成し、第2の周波数変換部FC2の出力に含まれる低周波電圧成分に相当する信号の位相を $90^\circ - \alpha^\circ$ 進ませた信号を低周波電圧検出信号として出力するように低周波電圧検出手段を構成するようにしてもよい。

【0151】更に、図13に示したように、第1のフィルタF1の出力側に位相を α° （図示の例では 45° ）進める位相シフト手段PS+を設けて、該位相シフト手

段PS+と第1のフィルタF1とにより、第1の周波数変換部FC1の出力に含まれる低周波電流成分に相当する信号の位相を α° 進めた信号を低周波電流検出信号として出力する低周波電流成分検出手段DLiを構成し、第2のフィルタF2の出力側に位相を $90^\circ - \alpha^\circ$ 遅らせる位相シフト手段PS-を設けて、該位相シフト手段PS-と第2のフィルタF2とにより第2の周波数変換部FC2の出力に含まれる低周波電圧成分に相当する信号の位相を $90^\circ - \alpha^\circ$ 遅らせた信号を低周波電圧検出信号として出力する低周波電圧成分検出手段DLvを構成するようにしてもよい。

【0152】同様に、第1のフィルタF1の出力側に位相を α° 遅らせる位相シフト手段を設けて、該位相シフト手段と第1のフィルタF1とにより、第1の周波数変換部FC1の出力に含まれる低周波電流成分に相当する信号の位相を α° 遅らせた信号を低周波電流検出信号として出力する低周波電流成分検出手段DLiを構成し、第2のフィルタF2の出力側に位相を $90^\circ - \alpha^\circ$ 進ませる位相シフト手段を設けて、該位相シフト手段と第2のフィルタF2とにより第2の周波数変換部FC2の出力に含まれる低周波電圧成分に相当する信号の位相を $90^\circ - \alpha^\circ$ 進ませた信号を低周波電圧検出信号として出力する低周波電圧成分検出手段DLvを構成するようにしてもよい。

【0153】なお本発明は、周波数変換を1回だけ行う場合に限定されるものではなく、複数回の周波数変換を行って、所望の周波数の低周波電流検出信号及び低周波電圧検出信号を得るようにしてもよい。例えば、数百MHzの高周波電源を使用してFLを0.1[kHz]まで下げる必要がある場合には、周波数変換を2回行う。例えば、1回目の周波数変換で周波数を500[kHz](FL=500[kHz])まで下げ、2回目の周波数変換で周波数を0.1[kHz](FL=0.1[kHz])まで下げるようにする。

【0154】周波数変換を2回行う場合の要部の構成を図14に示した。図14においてLO1は、基本周波数と異なる第1のローカル発振周波数を有する第1のローカル信号を出力する第1のローカル発振部、LO2は、第1のローカル発振周波数と異なる第2のローカル発振周波数を有する第2のローカル信号を出力する第2のローカル発振部である。

【0155】またMIX11は電流検出部IDから得られる高周波電流検出信号と第1のローカル信号とを入力として基本周波数と第1のローカル発振周波数との差に等しい周波数の中間周波電流成分を含む信号を出力する第1の電流検出信号用ミキサ、MIX12は、第1の電流検出用ミキサMIX11の出力と第2のローカル信号とを入力として上記中間周波電流成分の周波数と第2のローカル発振周波数との差に等しい周波数の低周波電流成分を含む信号を出力する第2の電流検出用ミキサであり、第

1のミキサMIX11と、第2のミキサMIX12とにより第1の周波数変換部FC1が構成されている。

【0156】またMIX21は、電圧検出部VDから得られる高周波電圧検出信号と第1のローカル発振部LO1から得られる第1のローカル信号とを入力として基本周波数と第1のローカル発振周波数との差に等しい周波数の中間周波電圧成分を含む信号を出力する第1の電圧検出信号用ミキサ、MIX22は、第1の電圧検出用ミキサMIX21の出力と第2のローカル発振部LO2から得られる第2のローカル信号とを入力として上記中間周波電圧成分の周波数と第2のローカル発振周波数との差に等しい周波数の低周波電圧成分を含む信号を出力する第2の電圧検出用ミキサで、第1のミキサMIX21と、第2のミキサMIX22とにより第2の周波数変換部FC2が構成されている。

【0157】図14に示した例ではまた、第1のフィルタF1により、第1の周波数変換部FC1の出力を入力として低周波電流成分に相当する低周波電流検出信号を発生する低周波電流成分検出手段が構成され、第2のフィルタF2により、第2の周波数変換部の出力を入力として前記低周波電圧成分に相当する低周波電圧検出信号を発生する低周波電圧成分検出手段が構成されている。

【0158】

【発明の効果】以上のように、本発明によれば、入力部の電流及び電圧を検出する電流検出部及び電圧検出部から得られる高周波電流検出信号及び高周波電圧検出信号をそれぞれ、ローカル発振周波数を有するローカル信号とともに第1及び第2のミキサに入力してローカル信号と混合した後、フィルタを通して高周波電源の出力周波数とローカル発振周波数との差に等しい周波数の信号を取り出すことにより、高周波電流検出信号及び高周波電圧検出信号をそれぞれ歪みがない正弦波形の低周波電流検出信号及び低周波電圧検出信号に変換して、これらの正弦波形の信号を制御部に入力することにより整合部の可変インピーダンス素子を制御するようにしたので、1つの負荷(例えばプラズマ処理装置)に複数の高周波電源から電力が供給されていて、各高周波電源に対して設けるインピーダンス整合装置の入力部で検出した電流及び電圧に他の高周波電源の出力周波数成分が含まれる場合であっても、他の高周波電源の出力周波数の影響を受けることなく、インピーダンス整合を自動的に行わせることができる利点がある。

【図面の簡単な説明】

【図1】本発明に係わるインピーダンス整合装置の構成例を示した構成図である。

【図2】本発明で用いることができるインピーダンス整合回路の他の例を示した回路図である。

【図3】本発明で用いることができるインピーダンス整合回路の更に他の例を示した回路図である。

【図4】本発明で用いることができるインピーダンス整

合回路の更に他の例を示した回路図である。

【図 5】本発明で用いることができるインピーダンス整合回路の更に他の例を示した回路図である。

【図 6】本発明に係わるインピーダンス整合装置において入力部を流れる電流と入力部に入力される電圧との間の位相差と、低周波電流検出信号と低周波電圧検出信号との間の位相差との間に 90° の差を生じさせるための要部の構成例を示したブロック図である。

【図 7】本発明に係わるインピーダンス整合装置において入力部を流れる電流と入力部に入力される電圧との間の位相差と、低周波電流検出信号と低周波電圧検出信号との間の位相差との間に 90° の差を生じさせるための要部の他の構成例を示したブロック図である。

【図 8】本発明に係わるインピーダンス整合装置において入力部を流れる電流と入力部に入力される電圧との間の位相差と、低周波電流検出信号と低周波電圧検出信号との間の位相差との間に 90° の差を生じさせるための要部の更に他の構成例を示したブロック図である。

【図 9】本発明に係わるインピーダンス整合装置において入力部を流れる電流と入力部に入力される電圧との間の位相差と、低周波電流検出信号と低周波電圧検出信号との間の位相差との間に 90° の差を生じさせるための要部の更に他の構成例を示したブロック図である。

【図 10】本発明に係わるインピーダンス整合装置において入力部を流れる電流と入力部に入力される電圧との間の位相差と、低周波電流検出信号と低周波電圧検出信号との間の位相差との間に 90° の差を生じさせるための要部の更に他の構成例を示したブロック図である。

【図 11】本発明に係わるインピーダンス整合装置において入力部を流れる電流と入力部に入力される電圧との間の位相差と、低周波電流検出信号と低周波電圧検出信号との間の位相差との間に 90° の差を生じさせるための要部の更に他の構成例を示したブロック図である。

【図 12】本発明に係わるインピーダンス整合装置において入力部を流れる電流と入力部に入力される電圧との間の位相差と、低周波電流検出信号と低周波電圧検出信号との間の位相差との間に 90° の差を生じさせるための要部の更に他の構成例を示したブロック図である。

【図 13】本発明に係わるインピーダンス整合装置において入力部を流れる電流と入力部に入力される電圧との間の位相差と、低周波電流検出信号と低周波電圧検出信号との間の位相差との間に 90° の差を生じさせるための要部の更に他の構成例を示したブロック図である。

【図 14】本発明に係わるインピーダンス整合装置にお

いて周波数変換を 2 回行う場合の要部の構成例を示したブロック図である。

【図 15】1 の負荷に 2 つの高周波電源から電力を供給する場合の高周波電源と負荷とインピーダンス整合装置との位置関係を示した構成図である。

【図 16】従来のインピーダンス整合装置の構成を示した構成図である。

【図 17】図 16 のインピーダンス整合装置の具体的構成例を示した回路図である。

10 【図 18】図 17 に示したインピーダンス整合装置のインピーダンス差検出部及び位相差検出部の作用を説明するための回路図である。

【図 19】図 18 において、負荷側インピーダンスが純抵抗であるときのベクトル図で、(A) は図 18 に示した電圧検出信号及び電流検出信号のベクトル図、(B) は整合装置の入力部に印加されている高周波電圧と整合装置から負荷側に流れている高周波電流と負荷側インピーダンスとを示したベクトル図である。

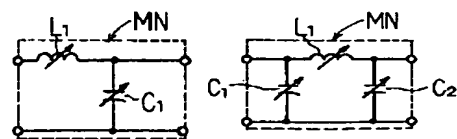
20 【図 20】図 18 において、負荷側インピーダンスが誘導性であるときのベクトル図で、(A) は図 18 に示した電圧検出信号及び電流検出信号のベクトル図、(B) は整合装置の入力部に印加されている高周波電圧と整合装置から負荷側に流れている高周波電流と負荷側インピーダンスとを示したベクトル図である。

30 【図 21】図 18 において、負荷側インピーダンスが容量性であるときのベクトル図で、(A) は図 18 に示した電圧検出信号及び電流検出信号のベクトル図、(B) は整合装置の入力部に印加されている高周波電圧と整合装置から負荷側に流れている高周波電流と負荷側インピーダンスとを示したベクトル図である。

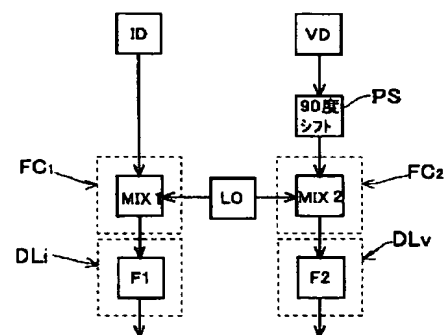
【符号の説明】

GEN, GEN1, GEN2 …高周波電源、MAT, MAT1, MAT2 …インピーダンス整合装置、IN…入力部、OUT…出力部、DET…検出部、ID…電流検出部、VD…電圧検出部、FC1…第 1 の周波数変換部、FC2…第 2 の周波数変換部、DLi…低周波電流成分検出手段、DLv…低周波電圧成分検出手段、MIX1…第 1 のミキサ、MIX2…第 2 のミキサ、MIX11…第 1 の電流検出用ミキサ、MIX12…第 2 の電流検出用ミキサ、MIX21…第 1 の電圧検出用ミキサ、MIX22…第 2 の電圧検出用ミキサ、F1, F2…フィルタ、ME…インピーダンス差信号発生部、PE…位相差信号発生部、CU…制御部、MN…整合部、PS, PS+, PS-…位相シフト手段。

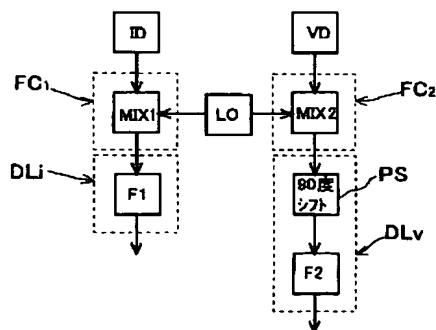
【図 3】



【图7】

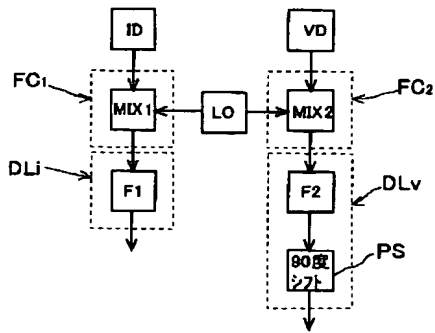


【図 9】

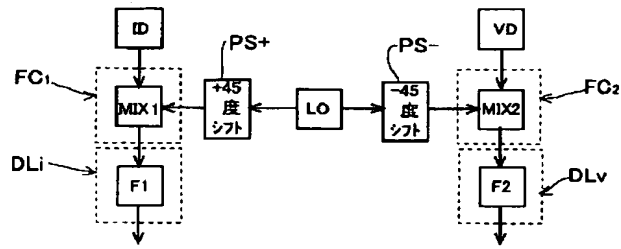


(B)

【図10】



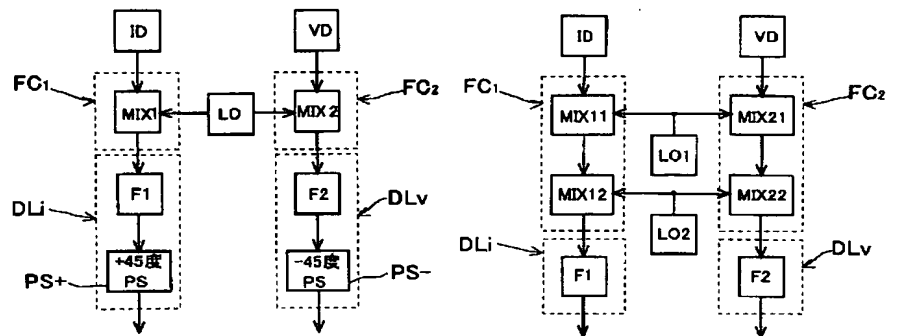
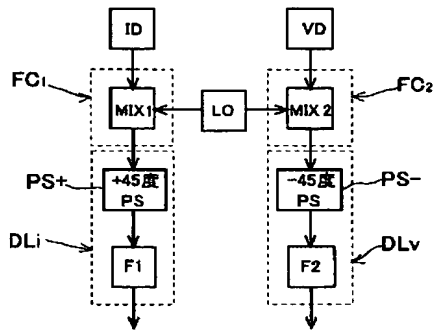
【図11】



【図13】

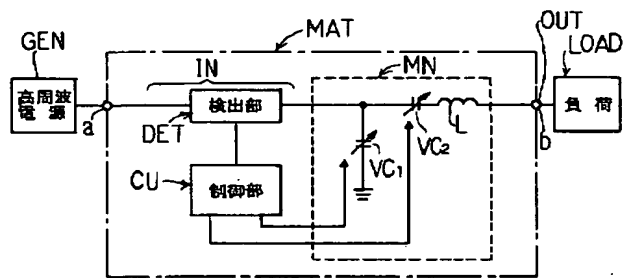
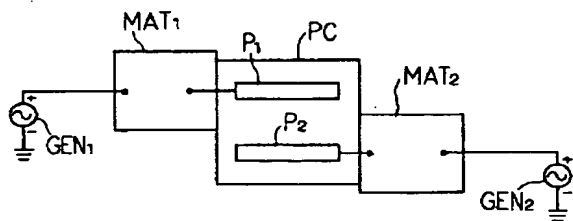
【図14】

【図12】



【図15】

【図16】



【図20】

【図21】

